

REC'D 10 DEC 1999

99/581801
PCT/JP99/05773

日本特許庁

WIPO PCT
PATENT OFFICE
JAPANESE GOVERNMENT

20.10.99

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1998年10月21日

出願番号

Application Number:

平成10年特許願第299454号

出願人

Applicant(s):

ソニー株式会社

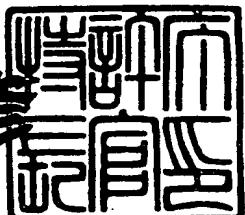
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

1999年11月26日

特許庁長官
Commissioner,
Patent Office

近藤 隆彦



出証番号 出証特平11-3081609

【書類名】 特許願
【整理番号】 9800934003
【提出日】 平成10年10月21日
【あて先】 特許庁長官 伊佐山 建志 殿
【国際特許分類】 H04N 9/80
G06F 13/00
【発明の名称】 データ処理装置および方法、ならびに、記録装置
【請求項の数】 11
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 高木 聰
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 宮澤 智司
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代表者】 出井 伸之
【代理人】
【識別番号】 100082762
【弁理士】
【氏名又は名称】 杉浦 正知
【電話番号】 03-3980-0339
【手数料の表示】
【予納台帳番号】 043812
【納付金額】 21,000円

【提出物件の目録】

【物件名】	明細書	1
【物件名】	図面	1
【物件名】	要約書	1
【ブルーフの要否】	要	

【書類名】 明細書

【発明の名称】 データ処理装置および方法、ならびに、記録装置

【特許請求の範囲】

【請求項1】 可変長で入力されるデジタルデータを単位長のブロックにパッキングするようにしたデータ処理装置において、

可変長のデータパケットを単位長の複数の第1のブロックに先頭から詰め込み、上記データパケットの上記単位長より長いオーバーフロー部分を上記単位長より短い上記データパケットが詰め込まれた上記第1のブロックの空き部分に詰め込むようにされ、

長さが0のデータパケットが納められると共に上記オーバーフロー部分を詰め込むことができるようになされた第2のブロックを生成することを特徴とするデータ処理装置。

【請求項2】 請求項1に記載のデータ処理装置において、

上記第2のブロックは、上記単位長を有し、上記長さが0であることを表す情報が格納されると共に、上記長さが0であることを表す情報以外の部分が所定値のデータで埋められることを特徴とするデータ処理装置。

【請求項3】 請求項1に記載のデータ処理装置において、

上記第1のブロックと上記第2のブロックとは、それぞれ選択されて共通の処理で扱われることを特徴とするデータ処理装置。

【請求項4】 請求項1に記載のデータ処理装置において、

上記第2のブロックは、上記長さが0であることを表す情報だけからなることを特徴とするデータ処理装置。

【請求項5】 請求項4に記載のデータ処理装置において、

上記第1のブロックおよび上記第2のブロックを格納する第1の領域と、上記オーバーフロー部分を格納する第2の領域と、上記第1および第2の領域とは異なる第3の領域とを有する第1のメモリ手段と、

上記第1のメモリ手段の上記第2の領域から読み出された上記オーバーフロー部分を、上記第1のメモリ手段の上記第1の領域から読み出された上記第1あるいは第2のブロックの、上記単位長より長さが短い部分に、上記単位長に収まる

ように順に詰め込むパッキング手段と、

上記パッキング手段で上記単位長に詰め込まれたブロックを格納する第2のメモリ手段と、

上記第2のメモリ手段に格納されたブロックに対して外符号パリティを付加して上記第2のメモリに書き戻す外符号エンコード手段と、

上記外符号エンコード手段によって上記外符号パリティを付加されたブロックを上記第2のメモリ手段から読み出し、上記第1のメモリの第3の領域に書き込む手段と

を有することを特徴とするデータ処理装置。

【請求項6】 可変長で入力されるディジタルデータを単位長のブロックにパッキングするようにしたデータ処理方法において、

可変長のデータパケットを単位長の複数の第1のブロックに先頭から詰め込み、上記データパケットの上記単位長より長いオーバーフロー部分を上記単位長より短い上記データパケットが詰め込まれた上記第1のブロックの空き部分に詰め込むようにされ、

長さが0のデータパケットが納められると共に上記オーバーフロー部分を詰め込むことができるようにされた第2のブロックを生成することを特徴とするデータ処理方法。

【請求項7】 可変長のパケットで入力されるディジタルデータをエラー訂正符号化の単位長のブロックにパッキングし、積符号を用いてエラー訂正符号化するようにした記録装置において、

可変長のデータパケットを単位長の複数の第1のブロックに先頭から詰め込み、上記データパケットの上記単位長より長いオーバーフロー部分を上記単位長より短い上記データパケットが詰め込まれた上記第1のブロックの空き部分に詰め込むようにされ、

長さが0のデータパケットが納められると共に上記オーバーフロー部分を詰め込むことができるようにされた第2のブロックが生成され、

複数の上記第1のブロックと、複数の上記第2のブロックとからなるデータブロックに対して積符号によるエラー訂正符号化を施し、上記単位長のブロック毎

に同期パターンおよびIDとを付加して記録媒体に記録することを特徴とする記録装置。

【請求項8】 請求項7に記載の記録装置において、

上記第2のブロックは、上記単位長を有し、上記長さが0であることを表す情報が格納されると共に、上記長さが0であることを表す情報以外の部分が所定値のデータで埋められることを特徴とする記録装置。

【請求項9】 請求項7に記載の記録装置において、

上記第1のブロックと上記第2のブロックとは、それぞれ選択されて共通の処理で扱われることを特徴とする記録装置。

【請求項10】 請求項7に記載の記録装置において、

上記第2のブロックは、上記長さが0であることを表す情報だけからなることを特徴とする記録装置。

【請求項11】 請求項10に記載の記録装置において、

上記第1のブロックおよび上記第2のブロックを格納する第1の領域と、上記オーバーフロー部分を格納する第2の領域と、上記第1および第2の領域とは異なる第3の領域とを有する第1のメモリ手段と、

上記第1のメモリ手段の上記第2の領域から読み出された上記オーバーフロー部分を、上記第1のメモリ手段の上記第1の領域から読み出された上記第1あるいは第2のブロックの、上記単位長より長さが短い部分に、上記単位長に収まるように順に詰め込むパッキング手段と、

上記パッキング手段で上記単位長に詰め込まれたブロックを格納する第2のメモリ手段と、

上記第2のメモリ手段に格納されたブロックに対して外符号パリティを付加して上記第2のメモリに書き戻す外符号エンコード手段と、

上記外符号エンコード手段によって上記外符号パリティを付加されたブロックを上記第2のメモリ手段から読み出し、上記第1のメモリの第3の領域に書き込む手段と、

上記第2のメモリの第3の領域から読み出されたブロックに対して内符号パリティを付加する内符号エンコード手段と

を有することを特徴とする記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、特に放送局での使用に好適で、互いに異なる複数のフォーマットのビデオ信号を統一的に扱うようにしたデータ処理装置および方法、ならびに、記録装置に関する。

【0002】

【従来の技術】

近年では、デジタル放送の実施などに伴い、様々な画像フォーマットが提案されている。従来から存在する、フレーム周波数が29.97Hzのインターレス走査で480ライン×320画素（それぞれ有効ライン数および有効水平画素数）のものや、フレーム周波数が25Hzのインターレス走査で576ライン×384画素のフォーマットに加えて、ビデオ信号のデータレート（25Mbps）、走査モード（インターレスあるいはプログレッシブ）およびフレーム周波数（23.976Hz、25Hz、29.97Hz、50Hzおよび59.94Hz）などの各種モードの組み合わせによる十数種類以上のフォーマットが提案されている。

【0003】

このように、多様な画像フォーマットが提案されるのに伴い、これらの画像フォーマットを共通して統一的に扱えるような、所謂マルチレートに対応したビデオテープレコーダが求められていた。

【0004】

一方、近年、ビデオテープレコーダにおいて、デジタルビデオ信号およびデジタルオーディオ信号を磁気テープに記録するようにしたものが普及しつつある。記録は、回転するドラムに設けられた磁気ヘッドによって斜めにトラックを形成する、所謂ヘリカルスキャン方式によって行うのが一般的である。

【0005】

特にデジタルビデオ信号は、データ量が膨大であるため、データを可変長符

号を用いて圧縮符号化し、可変長符号化されたデータを例えば1フレーム期間といった編集単位で等長化して記録するのが一般的である。等長化されたデータを所定サイズのパケットに格納し、パケット毎にパケットの内容を表す情報およびエラー訂正符号を付加し、データブロックを形成する。さらに、このブロックに対して、同期検出を行うためのシンクパターン、ブロックの識別を行うためのブロックIDを付加してシンクブロックを構成する。そして、このシンクブロックを、パケットに格納されているデータの種別に応じてグループ化し、グループ単位でシリアルデータとして伝送し、磁気テープに記録する。

【0006】

従来では、磁気テープに記録する際の最小単位であるこのシンクブロックの長さは、1種類に定められていた。ここで、上述したマルチレートに対応したビデオテープレコーダを考える。磁気テープへの記録は、編集が容易なように、例えばフレームに対応してトラックが形成される。したがって、シンクブロックの長さは、フレーム周波数やデータ量と密接な関係を有する。そのため、異なる複数のフォーマットにそれぞれ対応できるように、最適なシンクブロック長を選択するのは、非常に困難であった。

【0007】

さらに、従来では、各フォーマットそれぞれに対応した信号処理回路を、共通の構成で実現できなかった。そのため、従来では、マルチレートのビデオテープレコーダを実現するためには、対応可能なフォーマットの数だけ信号処理回路を用意する必要があり、回路規模が膨大となり装置のコストアップにつながっていた。

【0008】

さらにまた、1トラック中のシンクブロックの数も、ビデオ信号やオーディオ信号のデータレートに依存し、シンクブロックの長さから一意に決まってしまう。そのため、マルチレートに対応させるために記録するデータのレートを変化させようとしても、融通が効かず、マルチレート対応のビデオテープレコーダの実現が困難であった。

【0009】

これを解決するために、ビデオデータなどが格納されない、ダミーのシンクブロックを用いて各フォーマットにおけるシンクブロック数に柔軟性を持たせる方法が提案されている。データが記録されないダミーのシンクブロックを用いて、例えばトラック当たりの記録量を調節して、複数のフォーマットに容易に対応できるようにする。

【0010】

【発明が解決しようとする課題】

一方、デジタルビデオ信号の記録再生を行うビデオテープレコーダに対して、特に放送局などでの使用に際し、より高画質化が求められている。上述した可変長符号を用いた圧縮符号化においては、高画質化に伴い、記録媒体に記録されるデータ容量が大きくなる。そのため、記録媒体をより効率的に使用でき、高画質化を実現できるような記録装置が求められていた。

【0011】

したがって、この発明の目的は、ダミーのシンクブロックを利用することで記録媒体の効率的な使用を可能とし、高画質化を実現できるようなデータ処理装置および方法、ならびに、記録装置を提供することにある。

【0012】

【課題を解決するための手段】

この発明は、上述した課題を解決するために、可変長で入力されるデジタルデータを単位長のブロックにパッキングするようにしたデータ処理装置において、可変長のデータパケットを単位長の複数の第1のブロックに先頭から詰め込み、データパケットの単位長より長いオーバーフロー部分を単位長より短いデータパケットが詰め込まれた第1のブロックの空き部分に詰め込むようにされ、長さが0のデータパケットが納められると共にオーバーフロー部分を詰め込むことができるようになされた第2のブロックを生成することを特徴とするデータ処理装置である。

【0013】

また、この発明は、可変長で入力されるデジタルデータを単位長のブロック

にパッキングするようにしたデータ処理方法において、可変長のデータパケットを単位長の複数の第1のブロックに先頭から詰め込み、データパケットの単位長より長いオーバーフロー部分を単位長より短いデータパケットが詰め込まれた第1のブロックの空き部分に詰め込むようにされ、長さが0のデータパケットが納められると共にオーバーフロー部分を詰め込むことができるようにされた第2のブロックを生成することを特徴とするデータ処理方法である。

【0014】

また、この発明は、可変長のパケットで入力されるディジタルデータをエラー訂正符号化の単位長のブロックにパッキングし、積符号を用いてエラー訂正符号化するようにした記録装置において、可変長のデータパケットを単位長の複数の第1のブロックに先頭から詰め込み、データパケットの単位長より長いオーバーフロー部分を単位長より短いデータパケットが詰め込まれた第1のブロックの空き部分に詰め込むようにされ、長さが0のデータパケットが納められると共にオーバーフロー部分を詰め込むことができるようにされた第2のブロックが生成され、複数の第1のブロックと、複数の第2のブロックとからなるデータブロックに対して積符号によるエラー訂正符号化を施し、単位長のブロック毎に同期パターンおよびIDとを附加して記録媒体に記録することを特徴とする記録装置である。

【0015】

上述したように、この発明は、可変長のデータパケットを単位長の複数の第1のブロックに先頭から詰め込み、データパケットの単位長より長いオーバーフロー部分を単位長より短いデータパケットが詰め込まれた第1のブロックの空き部分に詰め込むようにされ、さらに、長さが0のデータパケットが納められると共にオーバーフロー部分を詰め込むことができるようにされた第2のブロックを生成するようにしているため、オーバーフロー部分のデータをより多く詰め込むことができる。

【0016】

【発明の実施の形態】

以下、この発明の一実施形態について説明する。この発明では、その長さ情報

が〔0〕であるデータパケットが格納されているシンクブロックである、ヌルシンク（N u l l S y n c）を定義する。ヌルシンクにおいて、長さ情報に続くデータは、〔00〕であり、シンクブロック全体を埋める。このヌルシンクを用いることで、異なる複数の画像フォーマットにおけるシンクブロック数に柔軟性を持たせることが可能とし、複数の異なるフォーマットのビデオ信号の記録を、統一的に行うことができるようとした。

【0017】

この一実施形態による記録再生装置においては、互いに異なる複数のフォーマットのビデオ信号が統一的に扱われる。例えば、N T S C方式に基づいた525本／60HzのシステムおよびP A L方式に基づいた625本／50Hzのシステムによるビデオ信号が統一的に扱われるのに加えて、インターレス走査でライン数が1080本のシステム（以下、1080i方式と称する）、プログレッシブ走査（ノンインターレス）でライン数がそれぞれ480本、720本、1080本のシステム（それぞれ480p方式、720p方式、1080p方式と称する）など、デジタルテレビジョン放送の方式として認められている信号が、統一的に扱われる。すなわち、殆ど共通のハードウェアによって、異なるフォーマットのビデオ信号を記録・再生することができる。

【0018】

また、この一実施形態では、ビデオ信号およびオーディオ信号は、M P E G 2 (Moving Picture Experts Group Phase 2)方式に基づき圧縮符号化される。周知のように、M P E G 2は、動き補償予測符号化と、D C T (Discrete Cosine Transform)による圧縮符号化とを組み合わせたものである。M P E G 2のデータ構造は、階層構造をなしており、下位から、ブロック層、マクロブロック層、スライス層、ピクチャ層、G O P層およびシーケンス層となっている。

【0019】

ブロック層は、D C Tを行う単位であるD C Tブロックからなる。マクロブロック層は、複数のD C Tブロックで構成される。スライス層は、ヘッダ部と、行間をまたがらない任意個のマクロブロックより構成される。ピクチャ層は、ヘッダ部と、複数のスライスとから構成される。ピクチャは、1画面に対応する。G

OP (Group Of Picture) 層は、ヘッダ部と、フレーム内符号化に基づくピクチャである I ピクチャと、予測符号化に基づくピクチャである P および B ピクチャとから構成される。GOP には、最低 1 枚の I ピクチャが含まれ、P および B ピクチャは、存在しなくても許容される。最上層のシーケンス層は、ヘッダ部と複数の GOP とから構成される。

【0020】

MPEG のフォーマットにおいては、スライスが 1 つの可変長符号系列である。可変長符号系列は、可変長符号を復号化しなければデータの境界を検出できない。

【0021】

また、シーケンス層、GOP 層、ピクチャ層、スライス層およびマクロブロック層の先頭には、それぞれ、バイト単位に整列された識別コード（スタートコードと称される）が配される。なお、上述した各層のヘッダ部は、ヘッダ、拡張データまたはユーザデータをまとめて記述したものである。ヘッダ部は、それぞれ可変長符号系列である。

【0022】

シーケンス層のヘッダには、画像（ピクチャ）のサイズ（縦横の画素数）が記述される。GOP 層のヘッダには、タイムコードおよび GOP を構成するピクチャ数が記述される。

【0023】

スライス層に含まれるマクロブロックは、複数の DCT ブロックの集合であり、DCT ブロックの符号化系列は、量子化された DCT 係数の系列を 0 係数の連続回数（ラン）とその直後の非 0 系列（レベル）を 1 つの単位として可変長符号化したものである（詳細は後述する）。マクロブロックならびにマクロブロック内の DCT ブロックには、バイト単位に整列した識別コードは付加されない。すなわち、これらは、1 つの可変長符号系列ではない。

【0024】

詳細は後述するが、マクロブロックは、画面（ピクチャ）を 16 画素 × 16 ラインの格子状に分割したものである。スライスは、例えばこのマクロブロックを

水平方向に連結してなる。連続するスライスの前のスライスの最後のマクロブロックと、次のスライスの先頭のマクロブロックとは連結しており、スライス間でのマクロブロックのオーバーラップを形成することは、許されていない。

【0025】

MPEG2方式では、データが少なくともマクロブロック単位で揃わないと、画像データとして復号化を行うことができない。また、画面のサイズが決まると、1画面当たりのマクロブロック数は、一意に決まる。

【0026】

一方、復号および符号化による信号の劣化を避けるためには、符号化データ上で編集することが望ましい。このとき、予測符号化によるPピクチャおよびBピクチャは、その復号に、時間的に前のピクチャあるいは前後のピクチャを必要とする。そのため、編集単位を1フレーム単位とすることはできない。この点を考慮して、この一実施形態では、1つのGOPが1枚のIピクチャからなるようにしている。

【0027】

また、例えば1フレーム分の記録データが記録される記録領域が所定のものとされる。MPEG2では、可変長符号化を用いているので、1フレーム期間に発生するデータを所定の記録領域に記録できるように、1フレーム分の発生データ量が等長化される。

【0028】

さらに、この一実施形態では、磁気テープへの記録に適するように、1スライスを1マクロブロックから構成すると共に、1マクロブロックを、所定長の固定枠に当てはめる。

【0029】

図1は、この一実施形態による記録再生装置100の構成の一例を示す。先ず、この構成を概略的に説明する。記録時には、所定の方式のデジタルビデオ信号が端子101から入力される。このビデオ信号は、MPEGエンコーダ102で可変長符号化されて、可変長符号化(VLC)データとして出力される。このデータは、MPEG2(Moving Picture Experts Group Phase 2)に準拠したエレ

メンタリーストリーム (E S) である。この出力は、セレクタ 103 の一方の入力端に供給される。

【0030】

一方、端子 104 は、様々なフォーマットを包含できるように、ANSI/SMPTE 305M によって規定されたインターフェイスである、SDTI (Serial Data Transport Interface) のフォーマットのデータが入力される。端子 104 から、MPEG 2 のエレメンタリーストリームを含んだ信号が入力される。この信号は、SDTI 受信回路 105 で同期検出される。そして、バッファに一旦溜め込まれ、エレメンタリーストリームを抜き出される。抜き出されたエレメンタリーストリームは、セレクタ 103 の他方の入力端に供給される。

【0031】

セレクタ 103 で選択され出力されたエレメンタリーストリームは、ストリームコンバータ 106 に供給される。後述するように、ストリームコンバータ 106 では、MPEG 2 の規定に基づき DCT ブロック毎に並べられていた DCT 係数を、1 マクロブロックを構成する複数の DCT ブロックを通して、周波数成分毎に並べ替える。並べ替えられた変換エレメンタリーストリームは、パッキング回路 107 に供給される。

【0032】

エレメンタリーストリームのビデオデータは、可変長符号化されているため、各マクロブロックのデータの長さが不揃いである。パッキング回路 107 では、マクロブロックが固定枠に流し込まれる。このとき、固定枠からはみ出た部分は、オーバーフロー部分とされ、固定枠のサイズに対して余った部分に順に詰め込まれる。こうしてパッキングされたデータは、ECC エンコーダ 108 に供給される。

【0033】

ECC (Error Correction Coding) エンコーダ 108 には、パッキングされたビデオ信号が供給されると共に、例えば端子 109 からデジタルオーディオ信号が供給される。この一実施形態では、非圧縮のデジタルオーディオ信号が扱われる。これらの信号は、ECC エンコーダ 108 で、シンクブロック毎にシャ

フリングが行われる。シャフリングが行われることによって、テープ上のパターンに対して、データが均一的に配置されるようになる。それと共に、例えば内符号パリティおよび外符号パリティが付加され、積符号を用いたエラー訂正符号化が行われる。そして、エラー訂正符号化されたデータに対して、同期を検出するためのSYNCパターン、シンクブロックを識別するためのID、および、記録されるデータの内容に関する情報を示すDIDが付加される。これら、SYNCパターン、IDおよびDIDについては、後述する。

【0034】

ECCエンコーダ108の出力は、図示されない記録符号化回路によって例えばチャンネル符号化され、記録に適した形式に変換され、記録アンプ110で増幅されて記録ヘッド111に供給される。記録ヘッド111で磁気テープ120に対してヘリカルスキヤン方式で以て記録される。記録方式およびフォーマットについては、詳細は後述する。

【0035】

再生時には、磁気テープ120に記録された信号が再生ヘッド130で再生され、再生アンプ131に供給される。再生信号は、再生アンプ131で等化や波形整形などを施され、図示されない復号回路によってディジタル信号に変換される。再生アンプ131から出力された再生ディジタル信号は、ECCデコーダ132に供給される。

【0036】

ECCデコーダ132では、先ず、記録時に付加されたSYNCパターンに基づき同期検出が行われ、シンクブロックが切り出される。そして、記録時に付加されたエラー訂正符号に基づき、エラー訂正が行われる。エラーがエラー訂正符号の持つエラー訂正能力を上回って存在するときには、その旨示すエラーフラグが立てられる。そして、デシャフリングが行われ、記録時にシャフリングされたデータが元の順序に並べ直される。

【0037】

ECCデコーダ132から出力されたビデオデータは、デパッキング回路133に供給される。デパッキング回路133では、記録時に施されたパッキングを

解除する。すなわち、マクロブロック単位にデータの長さを戻して、元の可変長符号を復元する。ここで、上述のECCデコーダ132でエラーフラグが立てられていれば、図示されないコンシール回路により、エラー訂正されなかったデータの修整が行われる。データ修整は、例えばデータを全て[0]で埋める、あるいは、前フレームのデータに置き替えることでなされる。なお、ECCデコーダ132では、オーディオデータのエラー訂正も行われる。オーディオデータは、例えば端子139に導出される。

【0038】

デパッキング回路133の出力は、ストリームコンバータ134に供給される。ストリームコンバータ134では、上述のストリームコンバータ106と逆の処理がなされる。すなわち、DCTブロックを通して周波数毎に並べられていたDCT係数を、DCTブロック毎に並び替える。これにより、再生信号がMPEG2に準拠したエレメンタリーストリームに変換される。

【0039】

このエレメンタリーストリームは、SDTI送信回路135に供給されることで、SDTIフォーマットに変換され、端子136に導出される。また、MPEGデコーダ137に供給されることで、MPEG2の規定に基づいた復号化が行われ、デジタルビデオ信号に復号されて端子138に導出される。

【0040】

この一実施形態では、磁気テープへの信号の記録は、回転する回転ヘッド上に設けられた磁気ヘッドにより、斜めのトラックを形成する、ヘリカルスキャン方式によって行われる。磁気ヘッドは、回転ドラム上の、互いに対向する位置に、それぞれ複数個が設けられる。すなわち、磁気テープが回転ヘッドに180°程度の巻き付け角で以て巻き付けられている場合、回転ヘッドの180°の回転により、同時に複数本のトラックを形成することができる。また、磁気ヘッドは、互いにアジマスの異なる2個で一組とされる。複数個の磁気ヘッドは、隣接するトラックのアジマスが互いに異なるように配置される。

【0041】

図2は、上述した回転ヘッドにより磁気テープ上に形成されるトラックフォー

マットの一例を示す。これは、1フレーム当たりのビデオおよびオーディオデータが8トラックで記録される例である。例えばフレーム周波数が29.97Hz、レートが50Mbps、有効ライン数が480本で有効水平画素数が720画素のインターレス信号(480i信号)およびオーディオ信号が記録される。また、フレーム周波数が25Hz、レートが50Mbps、有効ライン数が576本で有効水平画素数が720画素のインターレス信号(576i信号)およびオーディオ信号も、図2と同一のテープフォーマットによって記録できる。

【0042】

互いに異なるアジマスの2トラックによって1セグメントが構成される。すなわち、8トラックは、4セグメントからなる。セグメントを構成する1組のトラックに対して、アジマスと対応するトラック番号[0]とトラック番号[1]が付される。図2に示される例では、1フレームのデータが2重に記録され、前半の8トラックと、後半の8トラックとの間で、トラック番号が入れ替えられると共に、フレーム毎に互いに異なるトラックシーケンスが付される。これにより、アジマスが異なる1組の磁気ヘッドのうち一方が、例えば目詰まりなどにより読み取り不能状態に陥っても、データの再生を行うことができる。

【0043】

トラックのそれぞれにおいて、両端側にビデオデータが記録されるビデオセクタが配され、ビデオセクタに挟まれて、オーディオデータが記録されるオーディオセクタが配される。なお、この図2および後述する図3は、テープ上のセクタの配置を示すものである。

【0044】

この例では、8チャンネルのオーディオデータを扱うことができるようにされている。A1～A8は、それぞれオーディオデータの1～8chを示す。オーディオデータは、セグメント単位で配列を変えられて記録される。また、ビデオデータは、この例では、1トラックに対して4エラー訂正ブロック分のデータがインターリーブされ、Upper SideおよびLower Sideのセクタに分割され記録される。Lower Sideのビデオセクタには、所定位置にシステム領域が設けられる。

【0045】

なお、図2において、SAT1 (Tr) およびSAT2 (Tm) は、サーボロック用の信号が記録されるエリアである。また、各記録エリアの間には、所定の大きさのギャップ (Vg1, Sg1, Ag, Sg2, Sg3 およびVg2) が設けられる。

【0046】

図2は、1フレーム当たりのデータを8トラックで記録する例であるが、記録再生するデータのフォーマットによっては、1フレーム当たりのデータを4トラック、6トラックなどでの記録することができる。図3Aは、1フレームが6トラックのフォーマットである。この例では、1フレームの2重記録は行われず、トラックシーケンスが〔0〕のみとされる。

【0047】

図3Bに示すように、テープ上に記録されるデータは、シンクブロックと称される等間隔に区切られた複数のブロックからなる。図3Cは、シンクブロックの構成を概略的に示す。詳細は後述するが、シンクブロックは、同期検出するためのSYNCパターン、シンクブロックのそれぞれを識別するためのID、後続するデータの内容を示すDID、データパケットおよびエラー訂正用の内符号パリティから構成される。データは、シンクブロック単位でパケットとして扱われる。すなわち、記録あるいは再生されるデータ単位の最小のものが1シンクブロックである。シンクブロックが多数並べられて（図3B）、例えばビデオセクタが形成される（図3A）。

【0048】

図4は、各トラックにおける記録単位である、シンクブロックの一例を示す。この一実施形態においては、1シンクブロックに対して1個乃至は2個のマクロブロックが格納されると共に、1シンクブロックのサイズは、扱うビデオ信号のフォーマットに応じて長さが可変とされる。図4Aに示されるように、1シンクブロックは、先頭から、2バイトのSYNCパターン、2バイトのID、1バイトのDID、例えば112バイト～206バイトの間で可変に規定されるデータ領域および12バイトのパリティ（内符号パリティ）からなる。なお、データ領

域は、ペイロードとも称される。

【0049】

先頭の2バイトのSYNCパターンは、同期検出用であり、所定のパターンからなる。固有のパターンに対して一致するSYNCパターンを検出することで、同期検出が行われる。

【0050】

IDは、ID0およびID1の2つの部分からなり、個々のシンクブロックを識別するための情報が格納される。図5Aは、ID0およびID1のビットアサインの一例を示す。ID0は、1トラック中のシンクブロックのそれぞれを識別するための識別情報(SYNC ID)が格納される。SYNC IDは、例えば通し番号である。SYNC IDは、8ビットで表現される。

【0051】

ID1は、シンクブロックのトラックに関する情報が格納される。MSB側をビット7、LSB側をビット0とした場合、このシンクブロックに関して、ビット7でトラックの上側(upper)か下側(lower)かが示され、ビット5～ビット2で、トラックのセグメントが示される。また、ビット1は、トラックのアジマスに対応するトラック番号が示され、ビット0は、このシンクブロックがビデオデータおよびオーディオデータのうち何方のものであるかが示される。

【0052】

DIDは、ペイロードに関する情報が格納される。上述したID1のビット0の値に基づき、ビデオおよびオーディオで、DIDの内容が異なる。図5Bは、ビデオの場合のDIDのビットアサインの一例を示す。ビット7～ビット4は、未定義(Reserved)とされている。ビット3および2は、ペイロードのモードであり、例えばペイロードのタイプが示される。ビット3および2は、補助的なものである。ビット1でペイロードに1個あるいは2個のマクロブロックが格納されることが示される。ビット0でペイロードに格納されるビデオデータが外符号パリティであるかどうかが示される。

【0053】

図5Cは、オーディオの場合のD I Dのビットアサインの一例を示す。ビット7～ビット4は、Reserve dとされている。ビット3でペイロードに格納されているデータがオーディオデータであるか、一般的なデータであるかどうかが示される。ペイロードに対して、圧縮符号化されたオーディオデータが格納されている場合には、ビット3がデータを示す値とされる。ビット2～ビット0は、NTSC方式における、5フィールドシーケンスの情報が格納される。すなわち、NTSC方式においては、ビデオ信号の1フィールドに対してオーディオ信号は、サンプリング周波数が48kHzの場合、800サンプルおよび801サンプルの何れかであり、このシーケンスが5フィールド毎に揃う。ビット2～ビット0によって、シーケンスの何処に位置するかが示される。

【0054】

図4に戻り、図4B～図4Eは、上述のペイロードの例を示す。図4Bおよび図4Cは、ペイロードに対して、1および2マクロブロックのビデオデータ（可変長符号化データ）が格納される場合の例をそれぞれ示す。図4Bに示される、1マクロブロックが格納される例では、先頭の3バイトに、後続するマクロブロックの長さを示す長さ情報LTが配される。なお、長さ情報LTには、自分自身の長さは含まれない。また、図4Cに示される、2マクロブロックが格納される例では、先頭に第1のマクロブロックの長さ情報LTが配され、続けて第1のマクロブロックが配される。そして、第1のマクロブロックに続けて第2のマクロブロックの長さを示す長さ情報LTが配され、続けて第2のマクロブロックが配される。

【0055】

図4Dは、ペイロードに対して、ビデオAUXデータが格納される場合の例を示す。先頭の長さ情報LTには、自分自身を含まないビデオAUXデータの長さが記される。この長さ情報LTに続けて、5バイトのシステム情報、12バイトのPICT情報、および92バイトのユーザ情報が格納される。ペイロードの長さに対して余った部分は、Reserve dとされる。

【0056】

図4Eは、ペイロードに対してオーディオデータが格納される場合の例を示す。オーディオデータは、ペイロードの全長にわたって詰め込むことができる。オーディオ信号は、圧縮処理などが施されない、例えばPCM(Pulse Code Modulation)形式で扱われる。これに限らず、所定の方式で圧縮符号化されたオーディオデータを扱うようにもできる。

【0057】

この一実施形態においては、このように、シンクブロック長が可変とされているため、ビデオデータを記録するシンクブロックの長さと、オーディオデータを記録するシンクブロックの長さとを、信号フォーマットに応じてそれぞれ最適な長さに設定することができる。これにより、複数の異なる信号フォーマットを統一的に扱うことができる。

【0058】

次に、この記録再生装置100の各部について、さらに詳細に説明する。図6は、MPEGエンコーダ102の構成の一例を示す。端子150から供給された信号は、ブロック化回路151で、例えば16画素×16ラインのマクロブロックに分割される。このマクロブロックは、減算器154の一方の入力端に供給されると共に、動き検出回路160に供給される。さらに、入力された画像データは、統計処理回路152にも供給される。統計処理回路152では、所定の統計処理により入力画像データの複雑さが算出される。算出結果は、ビットレート制御回路153に供給される。

【0059】

動き検出回路160では、ブロック化回路151から供給されたマクロブロックと、後述する逆量子化回路163および逆DCT回路162とを介して供給される、1フレーム（あるいは1フィールド）前のマクロブロックとを比較して、例えばブロックマッチングにより動き情報（動きベクトル）を得る。動き補償回路161では、この動き情報に基づく動き補償が行われ、動き補償された結果が減算器154の他方の入力端に供給される。

【0060】

減算器154で入力画像データと動き補償結果との差分が求められ、DCT回路155に供給される。DCT回路155では、この差分のマクロブロックをさらに8画素×8ラインからなるDCTブロックに分割し、それぞれのDCTブロックについて、DCTを行う。DCT回路155から出力されたDCT係数は、量子化回路156で量子化される。量子化の際に、ビットレート制御回路153からの制御情報に基づき、ビットレートが制御される。量子化されたDCT係数は、逆量子化回路163およびジグザグスキヤン回路157に供給される。

【0061】

ジグザグスキヤン回路157では、DCT係数がジグザグスキヤンで出力され、DCTブロックそれぞれについて、DC成分および低域成分から高域成分に順に並べられる。このDCT係数は、VLC回路158で可変長符号化され、MPEG2に準拠したエレメンタリーストリームとして、出力端159に導出される。出力されるエレメンタリーストリームは、マクロブロック単位の可変長符号化データである。

【0062】

図7は、ジグザグスキヤン回路157およびVLC回路158での処理を概略的に示す。図7Aに示されるように、DCTブロックにおいて例えば左上がDC成分として、右方向および下方向に、水平空間周波数および垂直空間周波数がそれぞれ高くなるとする。ジグザグスキヤン回路157では、左上のDC成分から始めて、水平ならびに垂直空間周波数が高くなる方向に、DCTブロックの各DCT係数がジグザグにスキヤンされる。

【0063】

その結果、図7Bに一例が示されるように、全部で64個（8画素×8ライン）のDCT係数が周波数成分順に並べられて得られる。このDCT係数がVLC回路158に供給され、可変長符号化される。すなわち、各係数は、最初の係数は、DC成分として固定的であり、次の成分（AC成分）からは、連続するランとそれに続くレベルとで係数が括られ、1つの符号が割り当てられることで、可変長符号化がなされる。符号は、周波数成分の低い（低次の）係数から高い（高

次の) 係数へと、 AC_1 ， AC_2 ， AC_3 ，…と割り当てられ、並べられる。

【0064】

VLC回路158での可変長符号化の際の符号化情報がビットレート制御回路153に供給される。ビットレート制御回路153では、この符号化情報と、上述した統計処理回路152によるマクロブロックの複雑さの算出結果とに基づき、出力において適切なビットレートが得られるように、ビットレート制御情報を量子化回路156に供給する。このビットレート制御情報により、GOPの固定長化がなされる。

【0065】

一方、逆量子化回路163に供給されたDCT係数は、逆量子化され逆DCT回路162によって画像データに復号され、動き検出回路160および動き補償回路161に供給される。

【0066】

なお、この一実施形態では、Iピクチャだけを用い、PおよびBピクチャが用いられない。したがって、上述したMPEGエンコーダ102の構成において、フレームあるいはフィールド間の動き補償を行うための構成、すなわち、逆量子化回路163、逆DCT回路162、動き補償回路161および動き検出回路160は、省略することができる。

【0067】

ストリームコンバータ106では、供給された信号のDCT係数の並べ替えが行われる。すなわち、それぞれのマクロブロック内で、MPEG2の規定に基づいてDCTブロック毎に周波数成分順に並べられたDCT係数が、マクロブロックを構成する各DCTブロックを通して、周波数成分順に並べ替えられる。

【0068】

図8は、ストリームコンバータ106におけるDCT係数の並べ替えを概略的に示す。例えば輝度信号Yと色度信号Cb, Crとの比が4:2:2のフォーマットの場合、1マクロブロックは、輝度信号Yによる4個のDCTブロック(DCTブロック Y_1 , Y_2 , Y_3 および Y_4)と、色度信号Cb, Crのそれぞれ

による2個ずつのDCTブロック (DCTブロック Cb_1 , Cb_2 , Cr_1 および Cr_2) からなる。

【0069】

上述したように、MPEGエンコーダ102では、MPEG2の規定に従いジグザグスキャンが行われ、図8Aに示されるように、各DCTブロック毎に、DCT係数がDC成分および低域成分から高域成分に、周波数成分の順に並べられる。一つのDCTブロックのスキャンが終了したら、次のDCTブロックのスキャンが行われ、同様に、DCT係数が並べられる。

【0070】

すなわち、マクロブロック内で、DCTブロック Y_1 , Y_2 , Y_3 および Y_4 、DCTブロック Cb_1 , Cb_2 , Cr_1 および Cr_2 のそれぞれについて、DCT係数がDC成分および低域成分から高域成分へと周波数成分順に並べられる。そして、上述したように、連続したランとそれに続くレベルとからなる組に、 $[DC, AC_1, AC_2, AC_3, \dots]$ と、それぞれ1つの符号が割り当てられ可変長符号化されている。

【0071】

ストリームコンバータ106では、可変長符号化され並べられたDCT係数を、一旦可変長符号を解読して各係数の区切りを検出し、マクロブロックを構成する各DCTブロックを跨いで、周波数成分順に並べ替える。この様子を、図8Bに示す。DC成分ならびに低域成分から高域成分へ、すなわち低次の係数から高次の係数へと、各DCTブロックを跨いで順にDCT係数が並べられる。

【0072】

すなわち、マクロブロック内で、 $DC(Y_1)$, $DC(Y_2)$, $DC(Y_3)$, $DC(Y_4)$, $DC(Cb_1)$, $DC(Cb_2)$, $DC(Cr_1)$, $DC(Cr_2)$, $AC_1(Y_1)$, $AC_1(Y_2)$, $AC_1(Y_3)$, $AC_1(Y_4)$, $AC_1(Cb_1)$, $AC_1(Cb_2)$, $AC_1(Cr_1)$, $AC_1(Cr_2)$, \dots と、DCTブロックを跨いで、DC成分を含む各周波数成分順にDCT係数が並べられる。なお、実際には、連続したランとそれに続くレベルとからなる組に対して割り当てられた1つの符号が、各周波数成分順に対応して並べられる

【0073】

なお、このストリーム変換を最短の時間で行うには、DCT係数の並び替えを、画素データのレートのクロックで動作させて、前後との信号のやり取りを行うバスの転送速度を十分に確保する必要がある。例えば、画素レートが27MHz／bps (bit per second)、1画素が8ビットであるとする。可変長符号化の結果は、1画素が最大で3倍の24ビットになるので、バンド幅としては、 $27\text{MHz} \times 24$ ビットが必要とされる。ここで、81MHz×8ビット、あるいは、54MHz×16ビットで入出力を行うことで、ビット幅を減らすことができ、マクロブロックの最大長を制限する必要がなくなる。

【0074】

また、マクロブロックの最大長が制限されている場合には、その長さ分のデータが1マクロブロック分の転送時間内に転送できるだけのバンド幅を確保する。例えば、マクロブロックの最大長が512バイトに制限されれば、 $27\text{MHz} \times 8$ ビットのバンド幅でインターフェイスを行う。

【0075】

さらに、このストリームコンバータ106では、1マクロブロック／1スライスではないようなエレメンタリーストリームが外部から供給された場合に、これを1マクロブロック／1スライスに変換する機能を持たせることができる（図示しない）。例えば、端子104から供給されたエレメンタリーストリームが1ストライプ／1スライスである場合、このストリームコンバータ106で、1マクロブロック／1スライスに変換する。

【0076】

さらにまた、このストリームコンバータ106では、外部から供給されたエレメンタリーストリームが装置の記録ビットレート、すなわち、上述したGOP単位の固定長を越えてしまうような場合のオーバーフローを防止するような機能を持たせることができる（図示しない）。例えば、ストリームコンバータ106において、DCT係数の上位係数（高域成分）をゼロに置き替え、打ち切る。

【0077】

なお、ここでは、ストリームコンバータ106において、DCT係数の可変長符号を解読して係数の並べ替えを行っているが、これはこの例に限定されない。すなわち、可変長符号が復号されたDCT係数を並び替えるようにしてもよい。

【0078】

マクロブロックの長さは、変換エレメンタリーストリームと変換前のエレメンタリーストリームとで同一である。また、MPEGエンコーダ102において、ビットレート制御によりGOP単位に固定長化されていても、マクロブロック単位で見ると、長さが変動している。パッキング回路107では、マクロブロックを固定枠に当てはめる。

【0079】

図9は、パッキング回路107でのマクロブロックのパッキング処理を概略的に示す。マクロブロックは、所定のデータ長を持つ固定枠に当てはめられ、パッキングされる。このとき用いられる固定枠のデータ長を、記録および再生の際のデータの最小単位であるシンクブロック長と一致させると、後続するECCエンコーダ108におけるシャフリングおよびエラー訂正符号化の際に、都合が良い。例えば8マクロブロック毎に処理が行われ、マクロブロックのそれぞれに対して#1, #2, ..., #8と番号を付ける。

【0080】

可変長符号化によって、図9Aに一例が示されるように、8マクロブロックは、互いに長さが異なる。この例では、固定枠である1シンクブロックの長さと比較して、マクロブロック#1のデータ、#3のデータおよび#6のデータがそれぞれ長く、マクロブロック#2のデータ、#5のデータ、#7のデータおよび#8のデータがそれぞれ短い。また、マクロブロック#4のデータは、1シンクブロックと略等しい長さである。

【0081】

パッキング処理によって、マクロブロックが1シンクブロック長の固定長枠に流し込まれ、1フレーム期間で発生したデータ全体が固定長化される。図9Bに一例が示されるように、1シンクブロックと比較して長いマクロブロックは、シ

ンクブロック長に対応する位置で分割される。分割されたマクロブロックのうち、シンクブロック長からはみ出た部分（オーバーフロー部分）は、先頭から順に余った領域に、すなわち、長さがシンクブロック長に満たないマクロブロックの後ろに、詰め込まれる。

【0082】

図9Bの例では、マクロブロック#1のオーバーフロー部分が、先ず、マクロブロック#2の後ろに詰め込まれ、そこがシンクブロックの長さに達すると、マクロブロック#5の後ろに詰め込まれる。次に、マクロブロック#3のオーバーフロー部分がマクロブロック#7の後ろに詰め込まれる。さらに、マクロブロック#6のオーバーフロー部分がマクロブロック#7の後ろに詰め込まれ、さらにはみ出た部分がマクロブロック#8の後ろに詰め込まれる。こうして、各マクロブロックがシンクブロック長の固定枠に対してパッキングされる。

【0083】

各マクロブロックの長さは、ストリームコンバータ106において予め調べておくことができる。これにより、このパッキング回路107では、VLCデータをデコードして内容を検査すること無く、マクロブロックの最後尾を知ることができる。

【0084】

また、パッキングされたデータが磁気テープ上に記録される際には、固定長枠のマクロブロックの先頭部分にマクロブロックの長さを示す長さ情報LTが付される。再生時には、この長さ情報LTに基づきパッキングされたデータが連結され、マクロブロックデータが復元される。これを、デパッキングと称する。

【0085】

パッキング回路107の出力は、ECCエンコーダ108に供給される。ECCエンコーダ108では、1GOP分のデータが溜まったら、固定枠長に対応するブロックのそれぞれを所定の規則に基づきシャフリングして並び替える。そして、並び替えられたブロックのそれぞれについて、画面上の位置とテープ上の記録位置とを関連付ける。シャフリングを行うことにより、テープ上の連続した位置に発生するような、バーストエラーに対する耐性を高めることができる。なお

、シャフリングは、上述のパッキング回路107にその機能を持たせて行ってよい。

【0086】

シャフリングがなされると、所定のデータ単位（シンボル）で外符号パリティおよび内符号パリティが付加され、積符号を用いたエラー訂正符号化が行われる。先ず、所定数のブロックを通して外符号パリティが付加され、次に、外符号パリティを含めたブロックのそれぞれに対して、ブロックの方向に内符号パリティが付加される。内符号パリティは、パッキングの際に用いられた固定枠と同一のデータ系列からなる内符号ブロックを単位として付加される。そして、それぞれの内符号ブロックの先頭には、DID、IDおよびSYNCパターンが付加され、シンクブロックが形成される。

【0087】

なお、内符号パリティおよび外符号パリティとで完結するデータブロックを、エラー訂正ブロックと称する。

【0088】

エラー訂正符号化されたデータは、図示されないスクランブル回路によってスクランブル処理され、周波数成分が平均化される。そして、記録アンプ110に供給され、記録符号化され、磁気テープ120への記録に適した形式に変換される。この一実施形態では、記録符号化には、パーシャルレスポンスのプリコーダが用いられる。記録符号化されたデータは、記録ヘッド111によって磁気テープ120に記録される。

【0089】

次に、再生時の処理について説明する。磁気テープ120に記録された信号は、再生ヘッド130によって再生される。再生信号は、再生アンプ131に供給され、等化器でディジタルデータに復元され、パーシャルレスポンスのデコードが行われる。このとき、ビタビ復号方式を利用することにより、エラーレートを改善することができる。

【0090】

再生アンプ131から出力された再生ディジタルデータは、ECCデコーダ1

32に供給される。ECCデコーダ132では、先ず、SYNCパターンが検出され、シンクブロックが切り出される。シンクブロック中の内符号ブロックが内符号パリティにより内符号訂正され、IDに基づき図示されないメモリの所定のアドレスに書き込まれる。エラー訂正符号の持つエラー訂正能力を超えてエラーが存在するときには、エラーが訂正できないとされ、そのシンボルに対してエラーフラグが立てられる。こうして、1GOP分のデータの内符号訂正が終わったら、メモリに書き込まれたデータを用いて外符号訂正が行われる。

【0091】

ここでも同様に、エラー訂正符号の持つエラー訂正能力を超えてエラーが存在する場合には、エラーフラグが立てられる。外符号訂正によるエラーフラグは、後述するストリームコンバータ134に供給される。

【0092】

こうしてエラー訂正されたデータに対して、デシャフリングがなされ、データのアドレスが復元される。すなわち、記録時には、エラー訂正符号化の前に、所定の規則に基づきシャフリングがなされているため、ここでは、その逆の処理を行い、データを正しい順番に並び替える。デシャフリングが行われたデータは、デパッキング回路133に供給される。

【0093】

デパッキング回路133では、記録時に上述したパッキング回路107でパッキングされたマクロブロックの復元を行う。すなわち、シンクブロックはマクロブロックに対応しており、ペイロードの例えは先頭に記録されている長さ情報Lに基づき、マクロブロックのそれぞれのデータを連結し、元のマクロブロックを復元する。

【0094】

磁気テープ120の速度を記録時よりも高速にして再生する高速再生や、記録時と異なるテープ速度で再生を行う变速再生を行った場合には、回転ヘッドのトレース角とヘリカルトラックとの関係が変わり、1トラックを正確にトレースすることができなくなる。そのため、1GOP全ての信号を取得できないので、デパッキング処理がなされない。したがって、シンクブロック単位での再生が行わ

れる。このとき、長さ情報LTに基づき、シンクブロック長よりも短いマクロブロックの後ろに詰め込まれたデータは、例えばゼロとして扱われる。なお、内符号パリティによるエラー訂正を行うことができ、IDに基づきデシャフリングも可能である。

【0095】

デパッキング回路133の出力は、変換エレメンタリーストリームとしてストリームコンバータ134に供給される。ストリームコンバータ134では、上述のストリームコンバータ106とは逆の処理を行う。すなわち、ストリームコンバータ134では、マクロブロック毎に、周波数成分順に並べられているDCT係数がDCTブロック毎の周波数成分順に並べ替えられる。これにより、変換エレメンタリーストリームがMPEG2に準拠したエレメンタリーストリームに逆変換される。

【0096】

この再生側のストリームコンバータ134は、上述した記録側のストリームコンバータ106と同一の構成で実現可能なものである。また、その際の処理も、コンバータ106と同様であるため、こじよでの詳細な説明は、煩雑さを避けるため、省略する。

【0097】

なお、再生側のストリーム変換の処理では、変換前に、ECCデコーダ132で得られた外符号訂正によるエラーフラグに基づき、エラー処理を行う必要がある。すなわち、変換前に、マクロブロックデータの途中にエラーがあるとされた場合には、エラー箇所以降の周波数成分のDCT係数が復元できない。そこで、例えばエラー箇所のデータをブロック終端符号(EOB)に置き替え、それ以降の周波数成分のDCT係数をゼロとする。同様に、高速再生時にも、シンクブロック長に対応する長さまでのDCT係数のみを復元し、それ以降の係数は、ゼロデータに置き替えられる。

【0098】

DCTブロックを通して、DCT係数がDC成分および低域成分から高域成分へと並べられているため、このように、ある箇所以降からDCT係数を無視して

も、マクロブロックを構成するDCTブロックのそれぞれに対して、満遍なくDCT係数を行き渡させることができる。

【0099】

また、ストリームコンバータ134の入出力は、記録側と同様に、マクロブロックの最大長に応じて、十分な転送レート（バンド幅）を確保しておく。マクロブロックの長さを制限しない場合には、画素レートの3倍のバンド幅を確保するのが好ましい。

【0100】

ストリームコンバータ134から出力されたエレメンタリーストリームは、例えばSDTI送信回路135に供給され、同期信号などを付加され、所定の信号フォーマットにされ、SDTIに対応した、MPEG2に準拠のエレメンタリーストリームとして出力端136に導出される。

【0101】

また、ストリームコンバータ134から出力されたエレメンタリーストリームは、MPEGデコーダ137にも供給することができる。MPEGデコーダ137は、図示しないが、一般的なMPEG2に準拠したデコーダの構成を有している。エレメンタリーストリームは、MPEGデコーダ137でデコードされ、デジタルビデオ信号として出力端138に導出される。

【0102】

次に、上述の図1の構成の、パッキング回路107およびECCエンコーダ108での処理について、さらに詳細に説明する。図10は、上述の図1の構成を、記録側のパッキング回路107およびECCエンコーダ108を中心に、さらに詳細に示す。

【0103】

端子201から供給されたデジタルビデオ信号は、ビデオエンコーダ202で圧縮符号化されると共に、DCT係数を並べ替えられる。ビデオエンコーダ202の出力と、端子204から供給されシステムデータ、例えばビデオAUXデータとがパッキングおよび外符号生成230に供給される。

【0104】

パッキングおよび外符号生成部230において、パッキング回路203で、デジタルビデオ信号およびシステムデータがパケット単位でパッキングされ、次段の外符号エンコーダ205で外符号パリティが付加できるように、データの順序が並び替えられる。並び替えられたデータは、外符号エンコーダ205に供給され、外符号パリティを付加され、並び替え回路206に供給される。並び替え回路206では、供給されたデータが記録する順番に並び替えられる。並び替えられたディジタルビデオ信号は、混合回路207に供給される。

【0105】

一方、端子210から供給されたデジタルオーディオデータは、ディレイ回路211によって入力ディレイ量を調整され、パッキングおよび外符号生成部230に供給される。そして、パッキングおよび外符号生成部230内の並び替え回路212に供給される。並び替え回路212では、端子213から供給されたオーディオAUXデータと共に、各エラー訂正ブロック毎に、次段の外符号エンコーダ214で外符号パリティが付加できるように、データの順序が並び替えられる。並び替えられたデータは、外符号エンコーダ214に供給され、外符号パリティを付加され、並び替え回路215に供給される。並び替え回路215では、供給されたデータが記録する順番に並び替えられる。並び替えられたデジタルオーディオ信号およびオーディオAUXデータ（以下、これらを併せてデジタルオーディオ信号と略記する）は、混合回路207に供給される。

【0106】

混合回路207では、供給されたデジタルビデオ信号およびデジタルオーディオ信号を、記録する順番に並び替える。上述したように、1トラックにおいて、ヘッドスキャン方向の先頭から順に、ビデオセクタ、オーディオセクタ、ビデオセクタの順に記録が行われるが、例えばこの順に対応して並び替えがなされる。

【0107】

並び替えられたデータは、ID付加回路216でパケット毎にIDが付加され、内符号エンコーダ217でIDおよびパケットに対して内符号パリティを付加

される。内符号パリティを付加されたデータは、シンク付加回路218で、パケット毎にシンクパターンを付加され、シンクブロックとされる。シンクブロックは、記録アンプ219で記録に適した形式の信号に変換され、記録ヘッド220で磁気テープ221に対して記録される。

【0108】

次に、この発明の要旨をなすヌルシンクについて説明する。上述したように、この発明では、シンクブロックにおいて、長さ情報LTが〔0〕で長さ情報LTに続くデータ部分が〔00〕で埋められている、ヌルシンクが定義されている。

【0109】

このヌルシンクは、本来は、異なる複数の画像フォーマットにおけるシンクブロック数に柔軟性を持たせ、複数の異なるフォーマットのビデオ信号の記録を統一的に行うために、シンクブロック数の数を合わせるために導入されたものである。したがって、ヌルシンクの数は、フォーマットにより一意に決められる。なお、ヌルシンクではない一般のシンクブロックでは、例えば可変長符号化データやピクチャヘッダ、ユーザデータが記録されるという定義がなされている。

【0110】

一方で、このヌルシンクにおいては、記録する内容が定義されていない。しかしながら、ヌルシンクを用意することは、記録に際して一定の容量を確保することになる。例えば、1シンクブロックの長さが128バイトであり、10個のヌルシンクを必要とするフォーマットでは、1280バイトのデータ領域が記録領域に確保される。

【0111】

そこで、この発明では、このヌルシンクを、パッキング回路107での、パケットにおけるオーバーフロー部分のパッキング処理に用いる。すなわち、この発明では、ヌルシンクを、パッキングの際の固定長枠より短いシンクブロックと同様に考える。そして、空いている領域にオーバーフロー部分を詰め込みパッキングしていく。こうすることで、記録媒体におけるヌルシンクの記録領域を有効に用いることができ、且つ、高画質化が実現可能となる。

【0112】

図11は、この一実施形態におけるパッキング回路107の構成の一例を示す。なお、この構成には、ECCエンコーダ108の一部が含まれる。また、必要とされるヌルシンク（ヌルパケット）の数は、扱われるビデオ信号のフォーマットに応じて予め定められているものとする。端子250から入力されたデジタルビデオ信号は、パッキング回路107内のパック（1）回路231およびカウンタ240にそれぞれ供給される。

【0113】

上述したように、デジタルビデオ信号は、MPEG2方式によるエレメンタリーストリームによって、1画面を分割したマクロブロックがさらに分割されたDCTブロック単位でDCTされ、それを量子化したものが順次送られてくる。端子240から供給される信号は、マクロブロックの画素情報に基づき可変長符号化され、その符号の長さが変動している。

【0114】

パック（1）回路231では、マクロブロック単位で、記録フォーマットによって定められるデータ長（以下、固定枠長と称する）よりも長い部分と短い部分とに分ける。例えばこの一実施形態では、シンクブロックの長さに基づき、長さ情報LTの部分を除いたペイロードの長さを固定枠長としてデータが分割される（図4参照）。分割されたデータのそれぞれは、スイッチ回路242の一方の入力端に供給される。

【0115】

スイッチ回路242は、当初、一方の入力端が選択されている。したがって、パック（1）回路231で分割されたデータのそれぞれは、スイッチ回路242を介してメインメモリ232に格納される。メインメモリ232は、図12に一例が示されるように、ビデオ領域250、オーバーフロー領域251およびオーディオ領域252の複数の領域を有する。ビデオ領域250およびオーバーフロー領域251は、複数ピクチャのデータを連続的に処理できるように、複数のバンクを有する。各々のバンクは、1ピクチャに対応する。ビデオ領域250のバンクのそれぞれは、さらに、パック用領域250Aおよび内符号用領域250B

からなる。なお、図中の部分Aは、ビデオ信号の1パケット（1シンクブロック）の例を示す。

【0116】

分割されたデータのうち、固定長枠よりも長い部分は、オーバーフローデータとして、メインメモリ232における該当するバンクのオーバーフロー領域251に格納される。また、固定長枠よりも短い部分は、メインメモリ232のビデオ領域250中の、該当するバンクのパック用領域250Aに格納される。

【0117】

例えば、パケット長が128バイトである記録フォーマットに対して、160バイトの長さを持つマクロブロックが到来した場合、前半の128バイトがメインメモリ232のパック用領域250Aに格納され、後半の32バイトがオーバーフロー領域251に格納される。

【0118】

一方、パッキング回路107内のヌルパケット生成回路241は、既に定義したヌルシンクを生成させる。すなわち、ヌルパケット生成回路241では、上述したような、長さ情報LTが[0]であって続くデータが[00]で埋められるようなデータパケットである、ヌルシンクがメインメモリ232に書き込まれるようなデータパケットを生成させる。例えば、1シンクブロックの長さが11バイトであって、そのうち3バイトが長さ情報LTとして予約されていれば、長さ情報LTに続く8バイト分を埋めるデータ[00]が生成される。このように生成されたヌルパケットは、スイッチ回路242に他方の入力端に供給される。

【0119】

また、カウンタ240は、入力されたマクロブロック数のカウントを行い、カウント値に基づきスイッチ回路242を切り替える。すなわち、1エンコード単位（例えば、1フレーム、1フィールドあるいは1ピクチャ）当たりのマクロブロック数は、記録フォーマットによって一意に決められる。なお、1エンコード単位は、この例では1ピクチャとする。カウンタ240では、入力されたマクロブロック数をカウントし、1エンコード単位の全マクロブロックが入力され、パック（1）回路231に供給されたと判断されたら、スイッチ回路242を、一

方の入力端から他方の入力端へと切り替える。

【0120】

スイッチ回路242が切り替えられると、ヌルパケット生成回路241で生成されたヌルパケットがメインメモリ232のパック用領域250Aに格納される。一般のマクロブロックによるデータパケットと、ヌルシンクによるヌルパケットとが同一の経路から供給されるように配置されているため、メインメモリ232に格納された以降の処理では、これら一般のデータパケットとヌルパケットとを同等に扱うことができる。

【0121】

なお、このような配置とされているため、メインメモリ232にデータを格納する際に、図11において点線で示される、シャフリング回路243によってメインメモリ232への書き込みアドレスを変化させるだけで、ビデオデータのシャフリングを行うことができる。この場合にも、一般のデータパケットと、ヌルパケットとを区別する必要がない。

【0122】

パック(1)回路231での処理が完了し、1ピクチャ分のデータパケットと、所定数のヌルパケットとがメインメモリ232に転送されると、パック(2)回路233での処理に移る。メインメモリ232のパック用領域250Aから読み出されたビデオ信号がパック(2)回路233に供給される。また、メインメモリ232のオーバーフロー領域251から、オーバーフローデータが読み出される。読み出されたオーバーフローデータは、例えばデュアルポートのSRAM、すなわちFIFOからなるキャッシュ234を介してパック(2)回路233に供給される。

【0123】

パック(2)233回路では、メインメモリ232のパック用領域250Aからパケット単位で順次データを読み出す。そして、長さ情報LTに基づき、パケット長が固定枠長よりも短い場合には、その部分に対して、オーバーフロー領域251から読み出されたオーバーフローデータを挿入する。オーバーフローデータは、パック用領域250Aからのパケット長とオーバーフローデータとの和が

固定枠長に収まるように挿入される。

【0124】

例えば、オーバーフローデータを挿入すると固定長枠からさらにデータがはみ出てしまうような場合には、その部分がさらにオーバーフローデータとされ、パック用領域250Aから読み出された、固定長枠よりもデータ長が短い他のデータの後ろの部分に対して挿入される。

【0125】

また、パック用領域250Aから読み出されたデータパケットがヌルパケットである場合には、ヌルパケットの長さ情報LTが[0]であるため、この長さ情報LTに基づき、オーバーフローデータをパケットの長さ情報LTに続けて、固定長枠に達するまで詰め込むことができる。

【0126】

このようにして、パック(1)回路231およびパック(2)回路233でパッキング処理され固定長枠に流し込まれたデータは、外符号処理用メモリ235に書き込まれる。

【0127】

なお、パック(2)回路233での処理の前に、オーバーフローデータを予め読み込みキャッシュ234に書き込んでおくようにすると、メインメモリ232に対するアクセスが集中するのが防がれ、パック(2)回路233での処理をより高速に行うことができる。このキャッシュ234は、省略することが可能である。

【0128】

外符号処理用メモリ235は、例えばSRAM(Static RAM)からなり、外符号パリティを付加する処理に必要十分なだけの容量を有する。例えば、外符号処理用メモリ235は、1エラー訂正ブロックが格納可能な容量を有する。エラー訂正ブロックのサイズは、扱われるビデオ信号のフォーマットによって異なる。この一実施形態のように、複数のフォーマットの信号を扱う場合には、外符号処理用メモリ235のサイズは、対応するフォーマットにおける最大のエラー訂正ブロックサイズと等しくしておけばよい。

【0129】

パック(2)回路233により、メインメモリ232より読み出されたデータがパッキングされ、外符号処理用メモリ235に対して順に書き込まれる。外符号処理用メモリ235に書き込まれたデータの量が一定量、すなわち1エラー訂正ブロックのサイズに達したら、パック(2)回路233での処理を一旦停止する。そして、外符号エンコーダ236により、外符号処理用メモリ235に書き込まれたデータに対して外符号パリティが付加され、外符号エンコード処理が行われる。

【0130】

すなわち、外符号エンコーダ236は、外符号処理用メモリ235に書き込まれたデータを、行方向に読み出し、外符号パリティを生成する。生成された外符号パリティは、外符号処理用メモリ235に書き込まれる。例えば、外符号処理用メモリ235に格納されたエラー訂正ブロックの行方向に付加される。

【0131】

なお、上述したように、メインメモリ232に格納された後は、ヌルパケットと一般のデータパケットとが同等に扱われる。したがって、外符号エンコーダ236における外符号パリティの付加も、ヌルパケットを含めて行われる。

【0132】

1エラー訂正ブロックに対する外符号エンコード処理が終了すると、外符号処理用メモリ235から外符号パリティが付加されたデータが読み出され、後段における処理が容易なように変形ならびに並び替えを行われながら、メインメモリ232に書き込まれる。このときには、上述したように、ビデオ領域250における該当するバンクの内符号領域250Bに対してデータが書き込まれる。並び替えは、例えば行方向に外符号パリティ付加の処理をされたデータが列方向に読み出されるように、アドレス制御されメモリ232に書き込まれることでなされる。内符号領域250Bに書き込まれたデータが例えば列方向に読み出され、内符号エンコーダ217に供給され、パケット単位での内符号パリティの付加がなされる。

【0133】

以上のようにして、1エラー訂正ブロック分の処理が終了される。そして、この、パック(2)回路233での処理の後に外符号エンコード処理を行い、この処理により外符号パリティが付加されたデータをメインメモリ232に書き戻すという一連の処理を、ビデオ信号のフォーマットによって規定されるエラー訂正ブロックの数(例えば32ブロック)だけ繰り返す。これが終了することで、1ピクチャ分のビデオエンコード処理が完了される。

【0134】

図13および図14は、ヌルパケットを用いたパッキング処理の例を、より具体的に示す。なお、ここでは、固定長枠であるシンクブロック長が11バイトで、そのうち3バイトが長さ情報LTであるとする。また、1フレーム分の処理には、10個のマクロブロック数および5個のヌルシンク数が対応し、この単位でパッキングが行われるものとする。10個のマクロブロックのそれぞれには、MB0, MB1, ..., MB9の番号を付し、5個のヌルシンクのそれぞれにも同様に、NULL1, NULL2, ..., NULL5の番号を付す。なお、シャフリング回路243によるシャフリングは、行わないものとする。

【0135】

図13は、パック(1)回路231での処理を概略的に示し、図13Aは、パック(1)回路231に入力されるデータの例を示す。パック(1)回路231に対して、マクロブロックMB0から順にデータパケットが到来する。例えばマクロブロックMB0は、長さ情報LTを除いて15バイト分の長さを有する。したがって、パック(1)回路231に入力されるマクロブロックMB0は、長さ情報LTの3バイトの領域に[15]が格納され、続けてそれぞれ1バイトのデータ[0-1], [0-2], ..., [0-g]が格納されている。

【0136】

シンクブロック長は、長さ情報LTを含めて11バイトである。したがって、パック(1)回路231では、データ[0-8]を境にこのパケットを分け、前半部分がデータ部として、後半部分がオーバーフロー部として、それぞれメインメモリ232の該当するバンクのパック用領域250Aに格納される。この処理

がマクロブロックMB 9まで繰り返し行われる。マクロブロック数がカウンタ240でカウントされ、入力されたマクロブロックが1フレーム毎の総マクロブロック数（この例では10個）に達したとされたら、スイッチ回路242が一方の入力から他方の入力へと切り替えられる。これにより、メインメモリ232へのデータ経路がパック（1）回路231からヌルパケット生成回路241へと切り替えられる。

【0137】

ヌルパケット生成回路241において、5個のヌルパケットNULL0, NULL1, . . ., NULL5が生成され、メインメモリ232の該当するバンクのパック用領域250Aに格納される。各ヌルパケットは、図13Aに示されるように、長さ情報LTには〔0〕が格納され、続くデータの領域が〔00〕で埋め尽くされる。

【0138】

この結果、メインメモリ232の該当するバンクのパック用領域250Aには、図13Bに示されるように、マクロブロックMB0～MB9のシンクブロック長以下の部分が順に格納され、続けてヌルパケットNULL1～NULL5が格納される。メインメモリ232の該当するバンクのオーバーフロー領域251には、図13Cに示されるように、各マクロブロックMB0～MB9において、シンクブロック長よりはみ出したオーバーフロー部分が順に格納される。

【0139】

続けて、メインメモリ232からこれらのデータが読み出され、パック（2）回路233での処理が行われる。パック（2）回路233によって、メインメモリ232から、当該バンクのパック用領域250Aに格納されたデータが図12Bに示される列単位で読み出される。読み出されたデータが長さ情報LTを含めて11バイトに満たない場合には、当該バンクのオーバーフロー領域251から、両者の合計が11バイトになるように、長さ情報LTに基づき所定の長さのデータが読み出される。このデータは、当該バンクのパック用領域250Aから読み出された該当データの後に詰め込まれる。

【0140】

図14は、このパック(2)回路233での処理結果を示す。図14Aは、上述した図13Aと同一の図であり、1フレーム分の処理に要されるデータパケットを示す。この例では、10個のマクロブロックMB0～MB9および5個のヌルパケットNULL1～NULL5が1フレーム分の処理に必要とされる。これが、パック(1)回路231およびパック(2)回路233の処理を経て、図14Bにおいて斜線部として示されるように、固定長枠であるシンクブロック長にパッキングされ、外符号処理用メモリ235に格納される。

【0141】

すなわち、マクロブロックMB2は、長さ情報LTに基づきデータ部分が3バイトであって全体が11バイトに満たないことが分かるため、オーバーフロー領域から読み出されたデータが5バイト分([0-a]～[0-e])、詰め込まれる。そして、次のマクロブロックMB3は、長さ情報LTに基づきデータ部分が1バイトであって、これも全体が11バイトに満たないことが分かる。ここには、オーバーフロー領域の、マクロブロックMB2の後に詰め込まれたデータの次からのデータが詰め込まれる。

【0142】

この例では、最後のマクロブロックMB9が詰め込まれた時点で、パッキングされずに残っているオーバーフロー領域のデータが存在する。これらのデータは、ヌルパケットに詰め込まれる。ヌルパケットは、その定義のように、長さ情報LTが[0]とされている。したがって、データは、ヌルパケットにおいて長さ情報LTに続けて詰め込まれる。

【0143】

例えば、図14Bに一例が示されるように、ヌルパケットNULL1の長さ情報LTに続けて、当該バンクのオーバーフロー領域251のデータが8バイト分、詰め込まれ、パケットの全体が11バイトとされる。この時点でも、未だ当該バンクのオーバーフロー領域251のデータが3バイト分、パッキングされずに残っている。このデータは、次のヌルパケットNULL2に詰め込まれる。このように、ヌルパケット生成回路241で生成されたヌルパケットが書き込まれた

シンクブロックに、オーバーフローデータがパッキングされている様子が分かる

。

【0144】

このように、この発明では、ヌルパケットを利用してオーバーフローデータを詰め込むようにしているため、記録媒体の容量を有効に使うことができる。また、1ピクチャの圧縮効率が悪く、固定長枠よりも大きいサイズのマクロブロックが非常に多いような場合でも、オーバーフローデータを捨てる確率が低くなり、再生画像においてより高画質を得ることができる。

【0145】

なお、シャフリング回路234では、当該バンクのパック用領域250Aに格納されるデータ部分のみに、シャフリング処理が施される。デパッキング回路133でパッキングを解除する際には、それに対応して、先ず、オーバーフローデータが元の位置に戻されてから、デシャフリングが施される。

【0146】

次に、この一実施形態の変形例について説明する。上述の、図13Bによれば、メインメモリ232のパック用領域250Aにおいて、ヌルパケットが格納された領域には、他の領域にいかなるマクロブロックデータが格納される場合でも、必ず、[0]である長さ情報LTおよびデータ[00]のみが書き込まれる。これは、このヌルパケットが格納された領域は、パッキング処理が行われる以前と以後とで、その状態が変化しないからである。

【0147】

すなわち、パック(2)回路233でのパッキング処理は、メインメモリ232のパック用領域250Aから外符号処理用メモリ235にデータが移動される時点で行われ、さらに、外符号エンコーダ236により外符号パリティを付加されたデータは、メインメモリ232の内符号用領域250Bに書き込まれる。

【0148】

さらにまた、シャフリング回路243でシャフリングを行う場合でも、これは同様である。すなわち、一般的に、シャフリングパターンは、フォーマットで閉じており、メインメモリ232におけるパッキング処理前のヌルパケットの格納

位置は、一意に決定できるからである。

【0149】

この一実施形態の変形例においては、ヌルパケットが格納された領域においてパッキング処理が行われる前後でその状態が変化しないという性質を利用して、上述したヌルパケットの生成や転送処理を、さらに効率良く行うようにしている。なお、この変形例は、上述の図11に示した構成で実現可能である。

【0150】

この変形例では、メインメモリ232の全体またはヌルパケットが格納される期待されるアドレスを、データ[00]で埋め尽くす。例えば、記録再生装置100の起動の際に、ただ一度、メモリ232の全体をデータ[00]で埋め尽くす。あるいは、装置100の起動の際に、ただ一度、上述の式(1)によって設定されたフォーマットに応じて与えられるヌルパケット数に基づき、メモリ232のパック用領域250Aにおける、ヌルパケットが格納されることが期待されるアドレスを、データ[00]で埋める。こうすることで、ヌルパケットのデータをヌルパケット生成回路241からメインメモリ232に一々転送する処理が不要となる。

【0151】

一方、[0]の値を持つ長さ情報LTは、毎回必ずメインメモリ232に転送する。これは、例えば誤動作といった何らかの理由により、ヌルパケットが格納される領域の長さ情報LTが破壊されてしまい、ヌルシンクとして定義されるところの、長さ[0]という関係が成り立たなくなってしまった場合、後のデパッキング処理を正しく行えなくなるからである。

【0152】

したがって、この変形例においては、先ず、メインメモリ232の全体あるいは信号フォーマットに応じたパック用領域250A中のヌルパケットが書き込まれる領域がデータ[00]で埋め尽くされる。そして、カウンタ240で入力されたマクロブロック数をカウントし、所定数のマクロブロックが入力されたとなったら、スイッチ回路242の入力端が一方から他方へと切り替えられる。それと共に、ヌルパケット生成回路241において、長さが[0]を示す長さ情報L

Tが所定個数生成され、メインメモリ232の所定のアドレスに対して書き込まれる。データ[00]の転送を行わなくて済むため、上述の一実施形態に比べ、回路規模を抑えることができる。

【0153】

図13および図14に示す例で、より具体的な効果を説明する。上述の一実施形態では、1ヌルパケット当たり11バイト、5ヌルパケットで55バイトのデータを、ヌルパケット生成回路241からメインメモリ232に転送する必要があった。これを、この変形例を用いることで、1ヌルパケット当たりに転送しなければならないデータは、長さ情報LTの3バイトだけであり、5ヌルパケットでも15バイトの転送で済むことになる。

【0154】

一般的に、シンクブロック長は100バイトを越えるので、この変形例を用いることで、ヌルパケット生成回路241からメインメモリ232への転送量を大幅に削減することができ、メインメモリ232へのアクセス負荷を低減することができる。

【0155】

なお、上述では、ストリームコンバータ106で、DCTブロック毎に周波数成分順に並べられているDCT係数を、マクロブロックを構成する複数のDCTブロックを跨がって、周波数成分順に並び替えているが、これはこの例に限定されない。この発明は、ストリームコンバータ106によるこのようなDCT係数の並び替えを行わないような装置にも適用可能なものである。例えば、MPEGのエレメンタリーストリームをそのまま用いるような場合にも、適用可能なものである。

【0156】

【発明の効果】

以上説明したように、この発明によれば、長さ情報が[0]であり、長さ情報に続くデータが全て[00]であるようなヌルシンクが導入されているため、ヌルシンクによりシンクブロック数の数合わせを行い、複数の記録レートに対応したフォーマットを構成することが可能となる効果がある。

【0157】

また、この発明によれば、ヌルシンクを、パッキングの際のオーバーフローデータを詰め込むために利用しているため、記録媒体の容量を効率良く利用して、画質向上を図ることができるという効果がある。

【0158】

さらに、この発明では、ヌルパケット生成回路を、入力データパケットのオーバーフロー部と非オーバーフロー部とを分離してメインメモリに格納する回路と隣接して配置し、これらの回路の出力経路を切り替えて用いるようにしている。そのため、記録時のパッキング処理および再生時のデパッキング処理において、ヌルシンクを通常のシンクブロックと同等に扱うことが可能となり、回路規模の削減を図ることができるという効果がある。さらにまた、これにより、ヌルシンクを含めたビデオデータのシャフリングが可能となる効果がある。

【0159】

また、この一実施形態の変形例においては、ヌルシンクの生成に際して、長さ情報だけを転送することにより、転送のバンド幅を低減し、ヌルパケット生成回路の小規模化およびメモリの使用個数の低減化を実現することができるという効果がある。

【図面の簡単な説明】

【図1】

一実施形態による記録再生装置の構成の一例を示すブロック図である。

【図2】

トラックフォーマットの一例を示す略線図である。

【図3】

トラックフォーマットの別の例を示す略線図である。

【図4】

シンクブロックの一例を示す略線図である。

【図5】

I DおよびD I Dのビットアサインの一例を示す略線図である。

【図6】

MPEGエンコーダの構成の一例を示すブロック図である。

【図7】

ジグザグスキャン回路およびVLC回路での処理を概略的に示す略線図である

【図8】

ストリームコンバータでのDCT係数の並べ替えを概略的に示す略線図である

【図9】

パッキング処理を概略的に示す略線図である。

【図10】

一実施形態による記録再生装置の構成を、記録側のパッキング回路およびECCエンコーダを中心に、さらに詳細に示すブロック図である。

【図11】

パッキング部の構成をさらに詳細に示すブロック図である。

【図12】

メインメモリのアドレス構成の一例を示す略線図である。

【図13】

ヌルパケットを用いたパッキング処理の例をより具体的に示す略線図である。

【図14】

ヌルパケットを用いたパッキング処理の例をより具体的に示す略線図である。

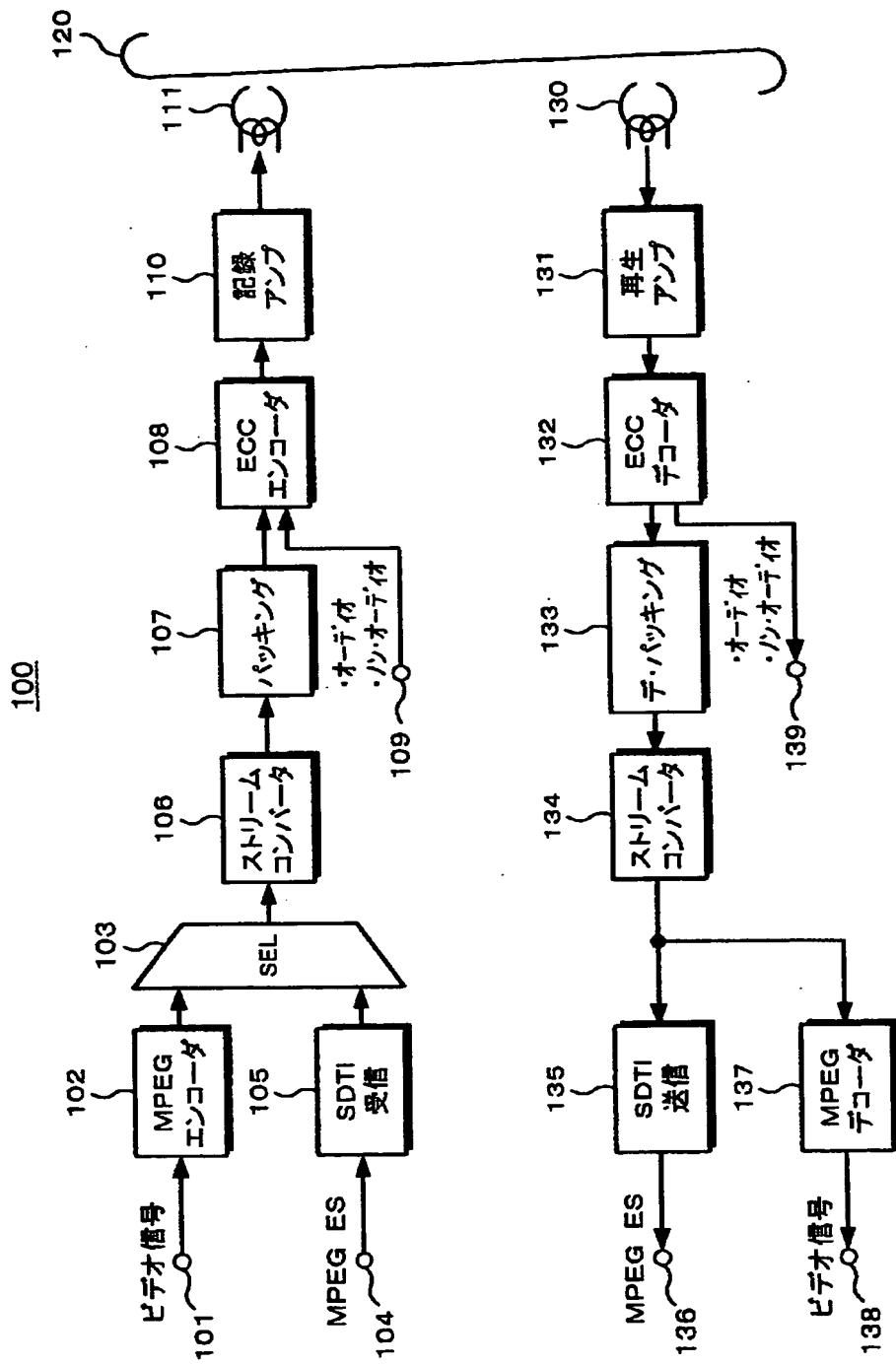
【符号の説明】

100・・・記録再生装置、102・・・MPEGエンコーダ、106・・・ストリームコンバータ、107・・・パッキング回路、108・・・ECCエンコーダ、120・・・磁気テープ、132・・・ECCデコーダ、133・・・デパッキング回路、134・・・ストリームコンバータ、203・・・パッキング回路、205, 236・・・外符号エンコーダ、230・・・パッキング部、231・・・パック(1)回路、232・・・メインメモリ、233・・・パック(2)回路、234・・・キャッシュ、235・・・外符号処理用メモリ、23

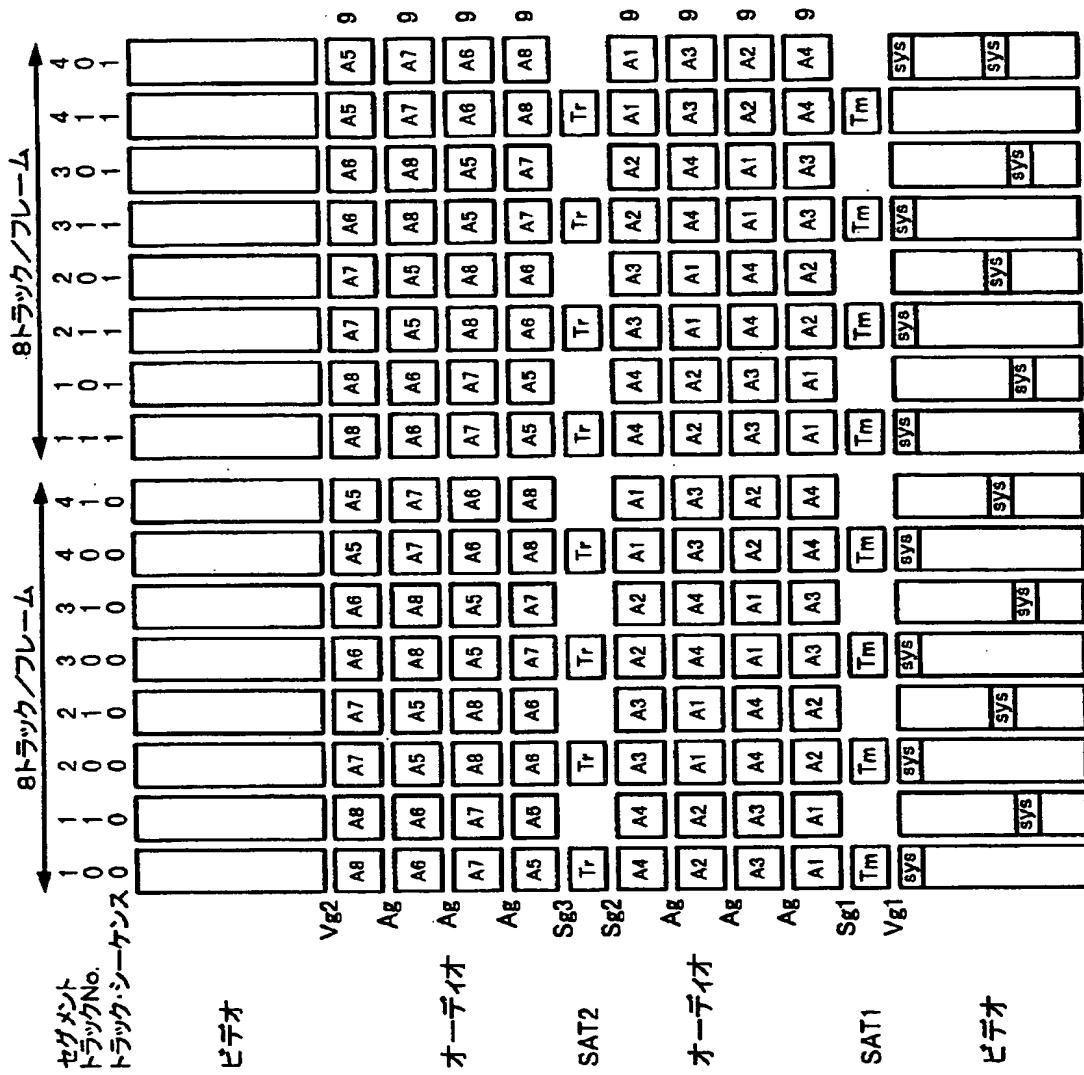
6 . . . 外符号エンコーダ、240 . . . カウンタ、241 . . . ヌルパケット
生成回路 241、242 . . . スイッチ回路、243 . . . シャフリング回路、
250 . . . ビデオ領域、250A . . . パック用領域、250B . . . 内符号
用領域、251 . . . オーバーフロー領域

【書類名】 図面

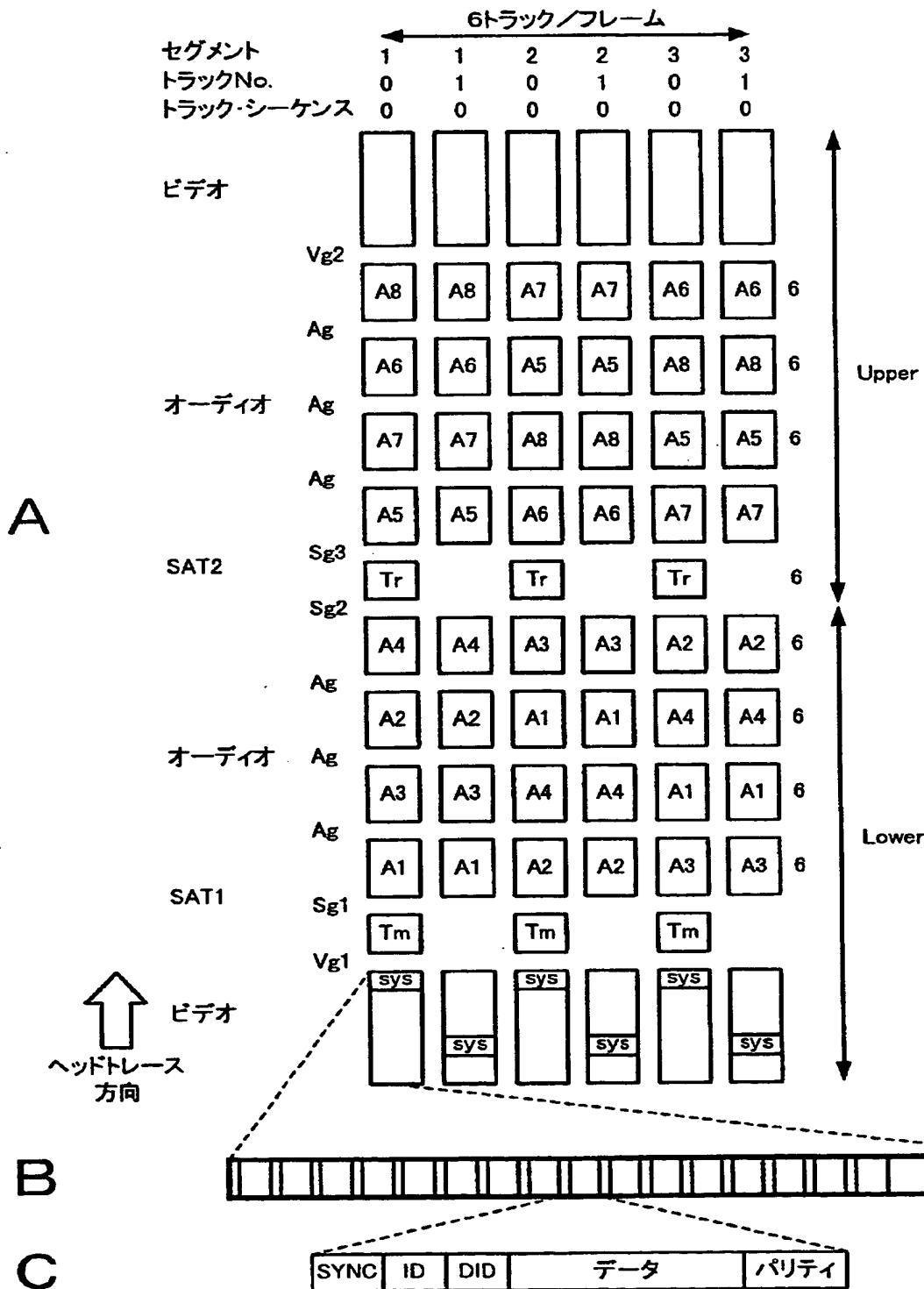
【図1】



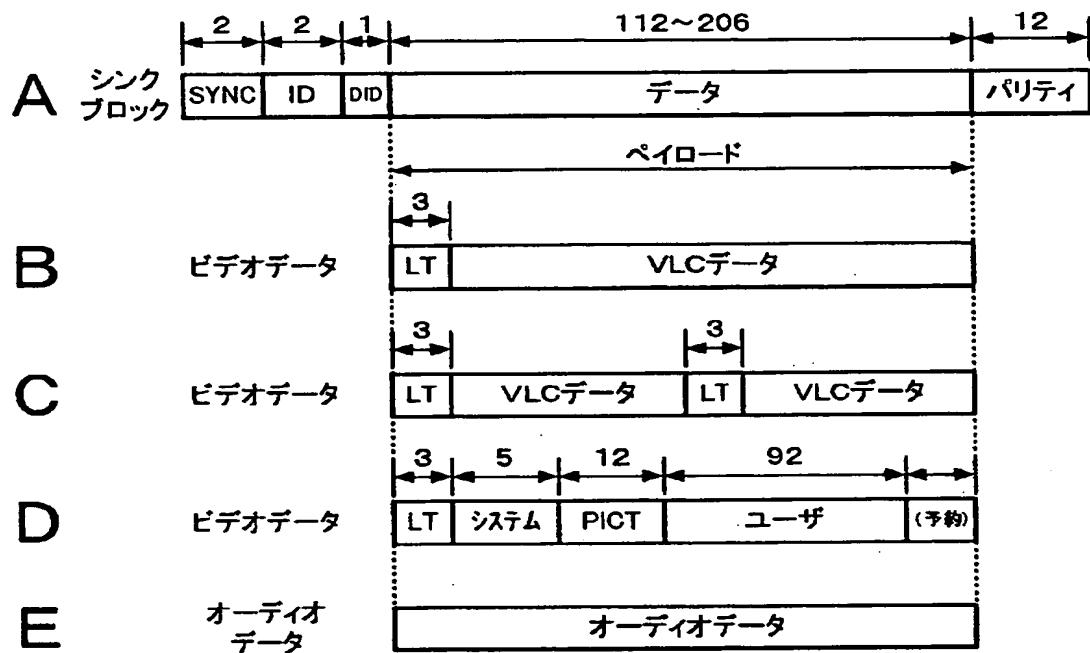
【図2】



【図3】



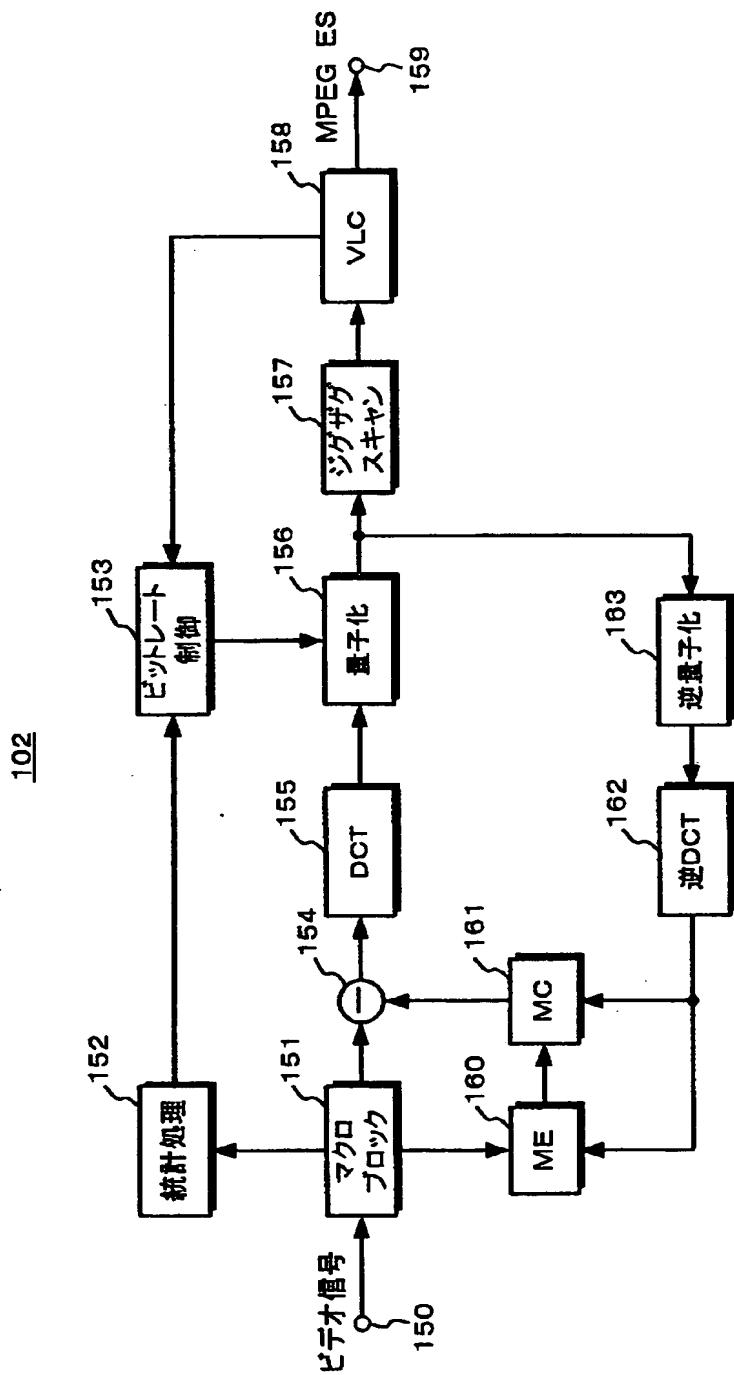
【図4】



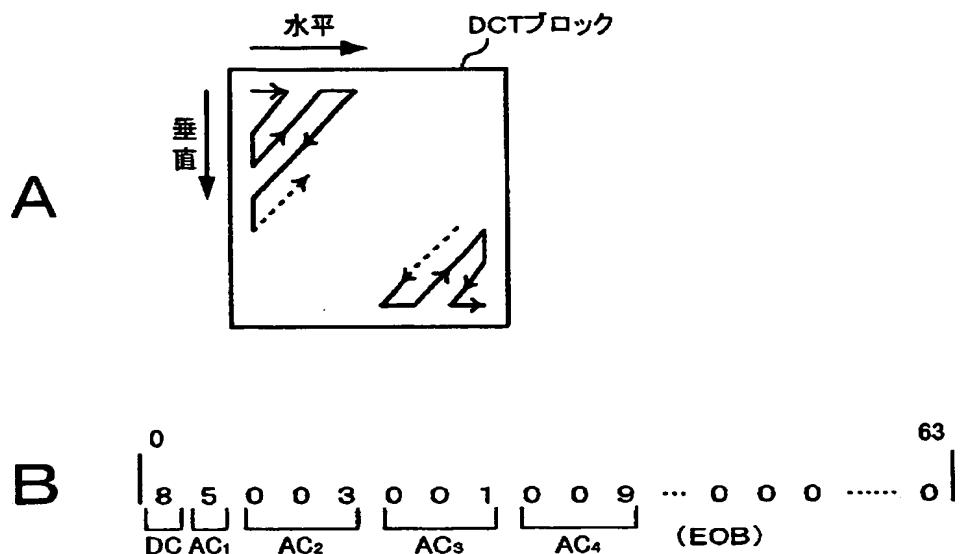
【図5】

	A	B	C
MSB	ID0 ID1	DID(ビデオ)	DID(オーディオ)
7	SYNC ID7 Upper/Lower	(Reservel)	(Reservel)
6	SYNC ID6 (Reservel)	(Reservel)	(Reservel)
5	SYNC ID5 SEG NB3	(Reservel)	(Reservel)
4	SYNC ID4 SEG NB2	(Reservel)	(Reservel)
3	SYNC ID3 SEG NB1	ペイロード MD1	ペイロード MD1
2	SYNC ID2 SEG NB0	ペイロード MD0	ペイロード MD0
1	SYNC ID1 トラック	2MB/IMB	5F Seg2
0	SYNC ID0 ビデオ/オーディオ	Vouter	5F Seg1
LSB			5F Seg0

【図6】

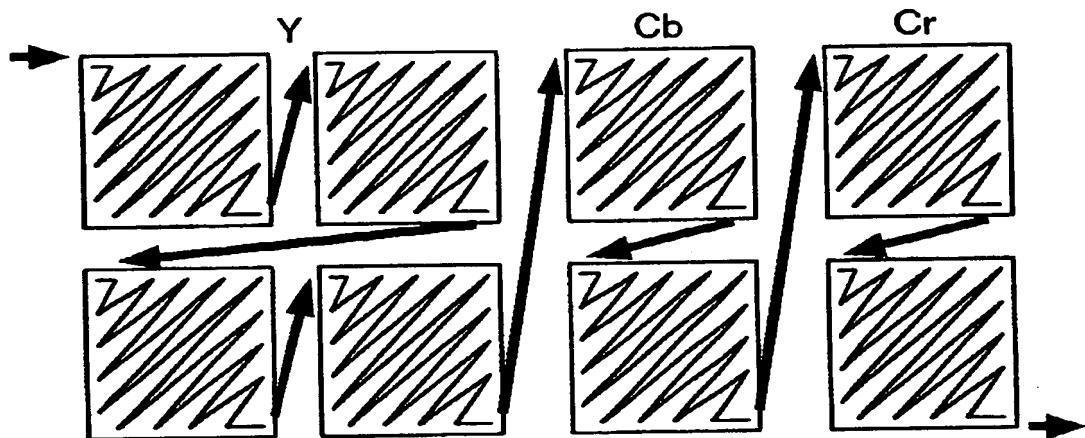


【図7】

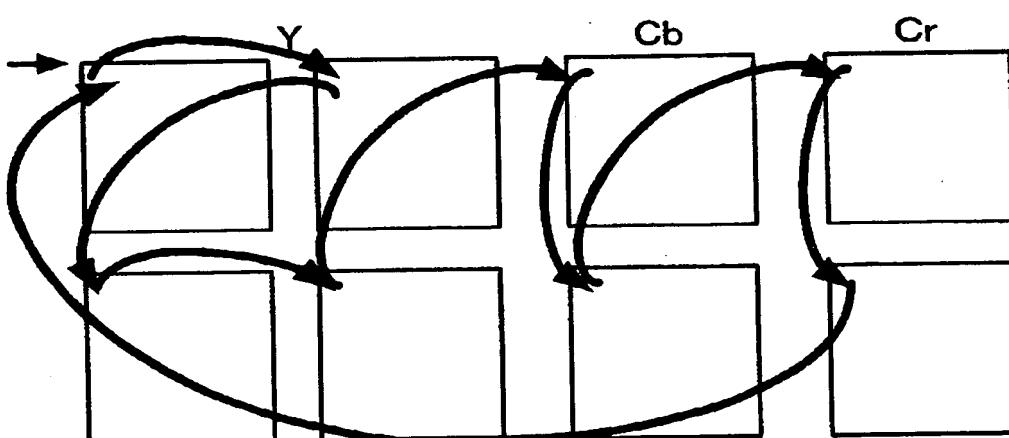


【図8】

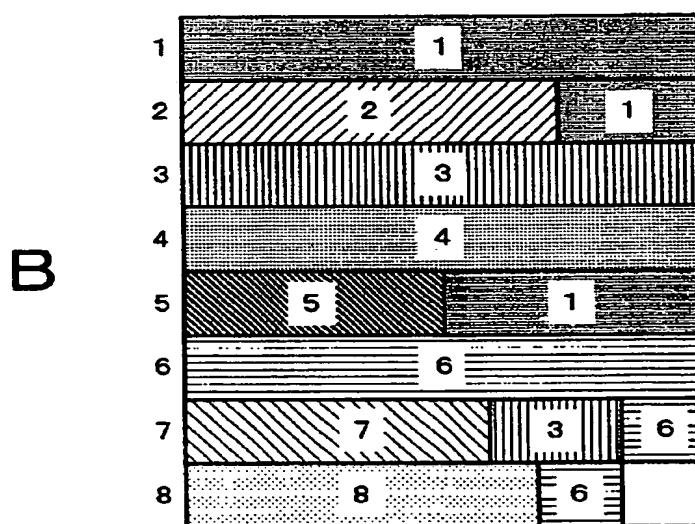
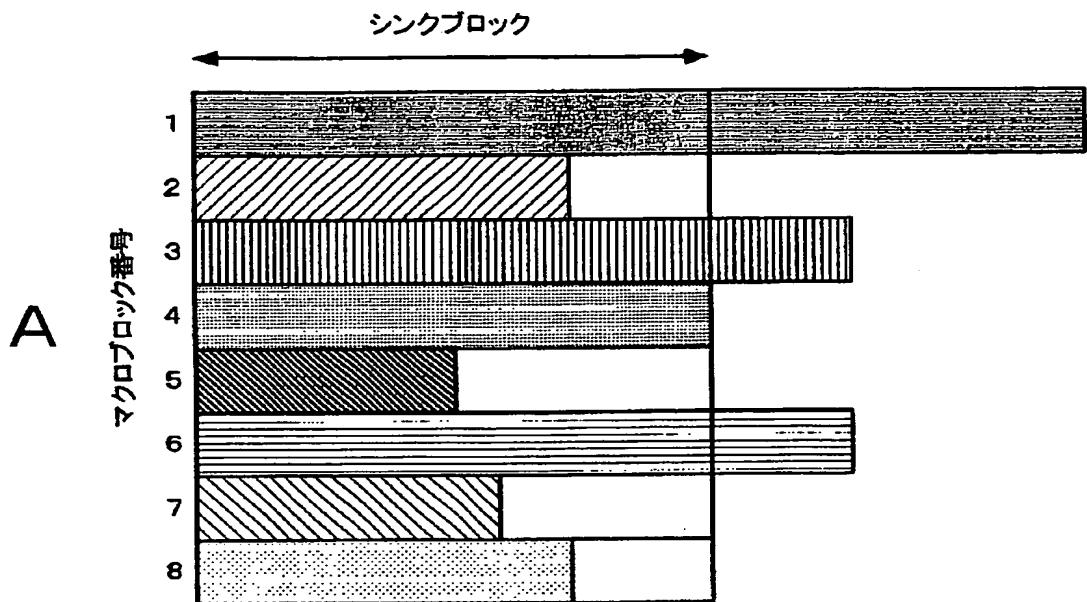
A



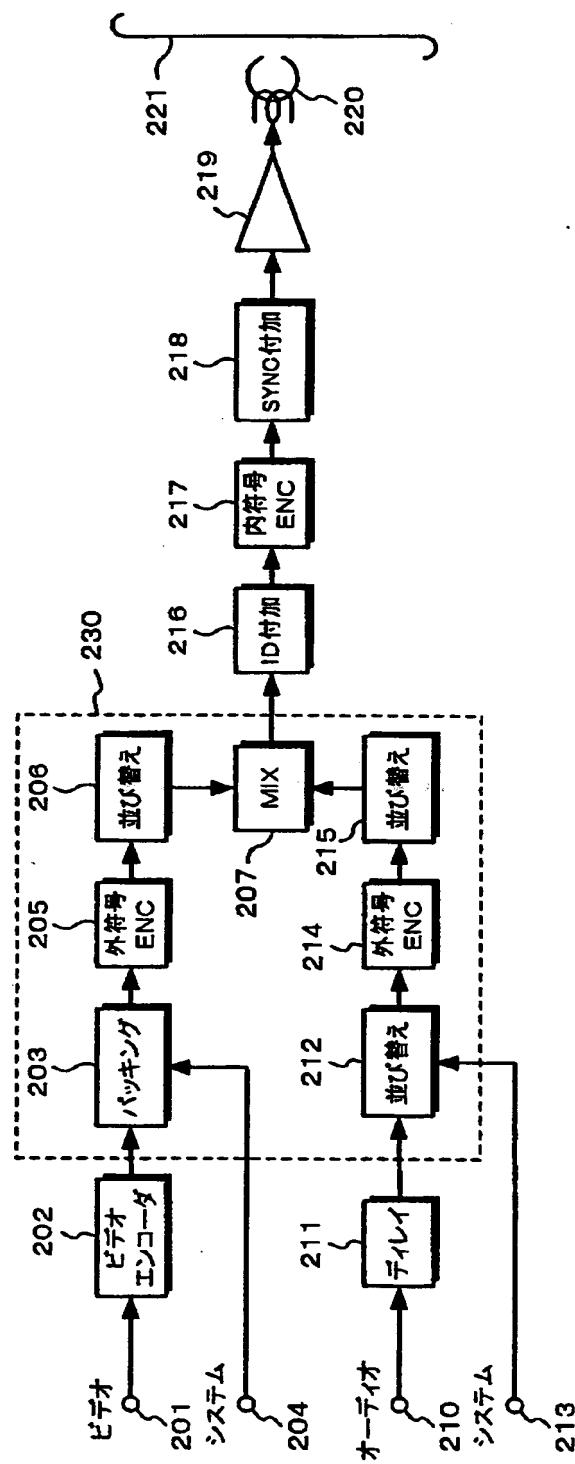
B



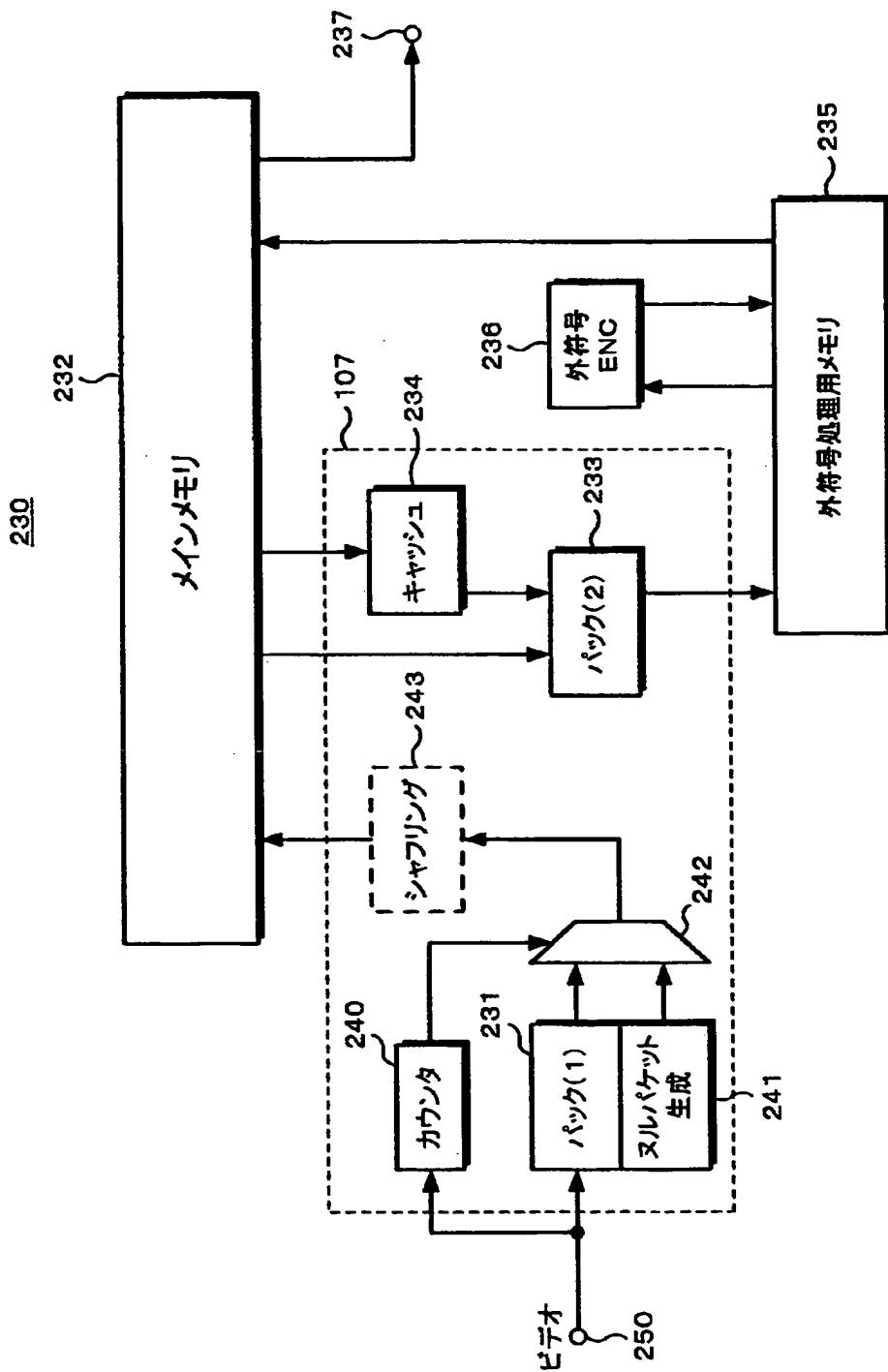
【図9】



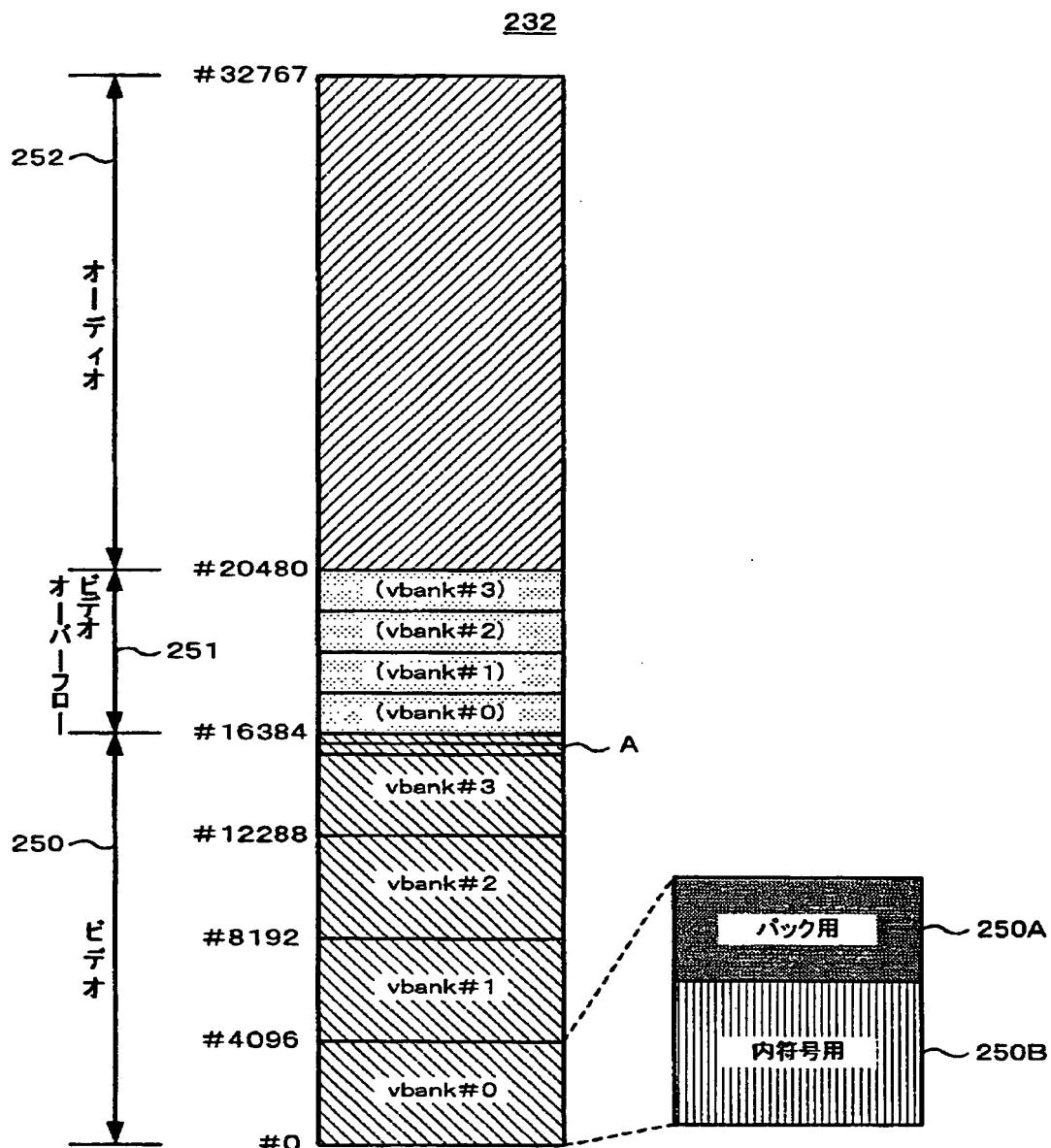
【図10】



【図11】



【図12】



【図 13】

		長さ 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15														
		長さ 1 2 3 4 5 6 7 8														
MB0	"15"	0-1	0-2	0-3	0-4	0-5	0-6	0-7	0-8	0-9	0-10	0-11	0-12	0-13	0-14	0-15
MB1	"13"	1-1	1-2	1-3	1-4	1-5	1-6	1-7	1-8	1-9	1-10	1-11	1-12	1-13	1-14	1-15
MB2	"3"	2-1	2-2	2-3												
MB3	"1"	3-1														
MB4	"7"	4-1	4-2	4-3	4-4	4-5	4-6	4-7								
MB5	"11"	5-1	5-2	5-3	5-4	5-5	5-6	5-7	5-8	5-9	5-10	5-11				
MB6	"15"	6-1	6-2	6-3	6-4	6-5	6-6	6-7	6-8	6-9	6-10	6-11	6-12	6-13	6-14	6-15
MB7	"8"	7-1	7-2	7-3	7-4	7-5	7-6	7-7	7-8							
MB8	"13"	8-1	8-2	8-3	8-4	8-5	8-6	8-7	8-8	8-9	8-10	8-11	8-12	8-13	8-14	8-15
MB9	"5"	9-1	9-2	9-3	9-4	9-5										
NULL1	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL2	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL3	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL4	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL5	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"

【図14】

A

	長さ	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
MB0	"15"	0-1	0-2	0-3	0-4	0-5	0-6	0-7	0-8	0-9	0-10	0-11	0-12	0-13	0-14	0-15
MB1	"13"	1-1	1-2	1-3	1-4	1-5	1-6	1-7	1-8	1-9	1-10	1-11	1-12	1-13	1-14	1-15
MB2	"3"	2-1	2-2	2-3												
MB3	"1"	3-1														
MB4	"7"	4-1	4-2	4-3	4-4	4-5	4-6	4-7								
MB5	"11"	5-1	5-2	5-3	5-4	5-5	5-6	5-7	5-8	5-9	5-10	5-11	5-12	5-13	5-14	5-15
MB6	"15"	6-1	6-2	6-3	6-4	6-5	6-6	6-7	6-8	6-9	6-10	6-11	6-12	6-13	6-14	6-15
MB7	"8"	7-1	7-2	7-3	7-4	7-5	7-6	7-7	7-8							
MB8	"13"	8-1	8-2	8-3	8-4	8-5	8-6	8-7	8-8	8-9	8-10	8-11	8-12	8-13	8-14	8-15
MB9	"5"	9-1	9-2	9-3	9-4	9-5										
NULL1	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL2	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL3	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL4	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL5	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"

B

	長さ	1	2	3	4	5	6	7	8
MB0	"15"	0-1	0-2	0-3	0-4	0-5	0-6	0-7	0-8
MB1	"13"	1-1	1-2	1-3	1-4	1-5	1-6	1-7	1-8
MB2	"3"	2-1	2-2	2-3					
MB3	"1"	3-1							
MB4	"7"	4-1	4-2	4-3	4-4	4-5	4-6	4-7	
MB5	"11"	5-1	5-2	5-3	5-4	5-5	5-6	5-7	5-8
MB6	"15"	6-1	6-2	6-3	6-4	6-5	6-6	6-7	6-8
MB7	"8"	7-1	7-2	7-3	7-4	7-5	7-6	7-7	7-8
MB8	"13"	8-1	8-2	8-3	8-4	8-5	8-6	8-7	8-8
MB9	"5"	9-1	9-2	9-3	9-4	9-5			
NULL1	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL2	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL3	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL4	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"
NULL5	"0"	"00"	"00"	"00"	"00"	"00"	"00"	"00"	"00"

【書類名】 要約書

【要約】

【課題】 異なる複数の画像フォーマットのビデオ信号を共通に扱うと共に、記録媒体を有効に用いることができるようとする。

【解決手段】 可変長のマクロブロック (MB 0～MB 9) が例えば1ピクチャ分、入力されたら、単位長のヌルシンク (NULL 1～NULL 5) がフォーマットに応じた数だけ生成される (図13A)。ヌルシンクは、長さ情報が0で、他の部分が〔00〕データで埋められている。長さ情報に基づき、マクロブロックのオーバーフロー部分が検出され、単位長よりも短い部分にオーバーフロー部分が順に詰め込まれ、単位長にパッキングされる。ヌルシンクは、長さ情報が0であるため、オーバーフロー部分が長さ情報に続けて詰め込まれる。所定フォーマットにおける数合わせにヌルシンクを導入し、これをパッキングに用いることで、記録媒体を有効利用できる。

【選択図】 図14

【書類名】 職権訂正データ
【訂正書類】 特許願

〈認定情報・付加情報〉

【特許出願人】

【識別番号】 000002185

【住所又は居所】 東京都品川区北品川6丁目7番35号

【氏名又は名称】 ソニー株式会社

【代理人】 申請人

【識別番号】 100082762

【住所又は居所】 東京都豊島区東池袋1-48-10 25山京ビル
420号 杉浦特許事務所

【氏名又は名称】 杉浦 正知

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社

This Page Blank (uspto,